

СОДЕРЖАНИЕ

СОДЕРЖАНИЕ	2
ВВЕДЕНИЕ.....	4
1 Анализ предметной области.....	8
1.1 Задача обеспечения минимальной конечной длительности переходных процессов.....	8
1.2 Способы управления ИСН	10
1.3 Выводы по главе.....	11
2 Разработка модели и исследование синтезированного закона управления ИСН с целью разработки макета блока управления МЗРУ.....	13
2.1 Задача повышение КПД ИСН.....	14
2.2 Выбор топологии силовой цепи ЗРУ	14
2.3 Структурная схема разрядного устройства	20
2.4 Задающий генератор.....	21
2.5 Широтно-импульсный модулятор.....	23
2.6 Пропорционально-интегральный регулятор	27
2.7 Генератор линейно-параболического напряжения.....	28
2.8 Блок компараторов.....	31
2.9 RS-триггеры.....	33
2.10 Силовая цепь.....	34
2.11 Результаты моделирования	35
2.12 Выводы по главе.....	39
3 Практическая реализация макета МЗРУ.....	40
3.1 Силовой блок преобразователя.....	41
3.2 Драйвер силовых ключей.....	41
3.3 Блок обратной связи.....	42
3.4 Управляющее устройство.....	43
3.5 Программное обеспечение управляющего устройства.....	44
3.6 Результаты макетирования.....	48

3.7 Выводы по главе.....	51
ЗАКЛЮЧЕНИЕ	52
Список сокращений.....	54
Список используемых источников	55
ПРИЛОЖЕНИЕ А.....	59
ПРИЛОЖЕНИЕ Б.....	63
ПРИЛОЖЕНИЕ В.....	65

ВВЕДЕНИЕ

Актуальность работы: современная радиоэлектронная аппаратура (РЭА), входящая в состав различных объектов, предполагает её питание стабильным напряжением с малыми допустимыми отклонениями напряжения в статических и динамических режимах работы. Эта задача решается за счёт применения специальных устройств, называемых стабилизаторами напряжения (СН). Стабилизаторы напряжения подразделяются на стабилизаторы с непрерывным и импульсным принципом действия. Стабилизаторы с непрерывным принципом действия позволяют обеспечить малые отклонения напряжения в статических и динамических режимах работы, но имеют низкий КПД, и поэтому в настоящее время используются только для питания маломощных потребителей энергии. Импульсные стабилизаторы напряжения (ИСН) имеют существенно больший КПД, но в ряде случаев не могут обеспечить требуемое качество напряжения, в частности допустимый уровень отклонения напряжения на выходе в статических и динамических режимах работы.

Современные тенденции развития ИСН направлены как на дальнейшее повышение КПД, так и на повышение качества выходного напряжения. Так для повышения КПД в ИСН используют новые схемотехнические решения силовых цепей и стратегии управления силовыми ключами, которые позволяют исключить динамические потери энергии в силовых ключах и повысить КПД, а повышение качества питающего напряжения РЭА, достигается за счёт повышения быстродействия ИСН [1]. В свою очередь, повышение быстродействия ИСН позволяет снизить отклонение выходного напряжения в динамических режимах работы, вызванных изменением тока нагрузки. Однако это предполагает синтез новых, более совершенных законов управления, реализация которых посредством аналоговых ШИМ-контроллеров, выпускаемых серийно, может быть невыполнимой, поскольку внутренняя структура контроллера не соответствует синтезированным

законам управления. Кроме того, для ИСН с новыми схмотехническими решениями силовых цепей и стратегиями управления силовыми ключами, аналоговые ШИМ-контроллеры не выпускаются. В таком случае реализация новых, более совершенных законов управления, возможна посредством микросхем малой степени интеграции и дискретных элементов, но это приведёт к увеличению массы и габаритов устройства управления ИСН, снижению его надёжности и увеличению собственного энергопотребления. Такое снижение ряда характеристик ИСН неприемлемо.

В связи с чем наиболее целесообразным видится реализация законов, обеспечивающих повышенное быстродействие и управление ИСН, с новыми схмотехническими решениями силовых цепей на основе микропроцессорной техники. Это позволит не только реализовать новые законы управления и функции по защите ИСН, но и дополнительные функции по самодиагностике, сбору телеметрической информации, обеспечению повышения надёжности в критических приложениях за счет применения системы электропитания из нескольких ИСН, а также позволит использовать режимы отбора максимальной мощности от возобновляемых источников энергии и т.д. [2, 3].

Исходя из вышеизложенного и с учётом требований по импортозамещению элементной базы, изложенных в постановлениях правительства РФ, можно считать актуальным проведение исследований и решение ряда задач по реализации устройства управления ИСН на отечественной элементной базе, в частности на отечественной микропроцессорной технике.

Цель работы: Исследование синтезированных законов управления ИСН с новым схмотехническим решением силовой цепи, и разработка структуры и алгоритмов функционирования его устройства управления, предназначенного для реализации на базе радиационно-стойкой СБИС класса "система на кристалле" отечественного производства.

Для достижения указанной цели в работе решаются **следующие задачи:**

– Анализ задач обеспечения питающего напряжения бортовой электроаппаратуры (БЭА). В том числе: обеспечение минимальной длительности переходных процессов, повышение КПД, снижение массогабаритных характеристик и обеспечение надежности ЭПА.

– Разработка модели многомодульного зарядно-разрядного устройства (МЗРУ) выполненной в среде OrCAD, и анализ основных результатов применения синтезированных законов управления МЗРУ.

– Разработка алгоритмического, программного и аппаратного обеспечения макета МЗРУ. В том числе: встроенного ПО процессора, платы устройства управления (УУ) МЗРУ, платы силовой цепи МЗРУ.

– Тестирование макета МЗРУ.

Основные положения, выносимые на защиту:

– Результаты моделирования процессов в МЗРУ, полученные с использованием модели МЗРУ, выполненной в среде OrCAD, позволяющие оценить быстродействие и КПД МЗРУ;

– Разработанные схемотехнические решения по формированию управляющих сигналов, позволяющие выделить динамическую составляющую выходного напряжения посредством дифференциальной цепи, и момент перехода тока «через ноль» посредством компаратора;

– Разработанные алгоритмы управления МЗРУ, позволяющие реализовать законы управления силовыми ключами;

– результаты моделирования процессов в МЗРУ и тестирования макета МЗРУ, позволившие подтвердить адекватность разработанных моделей, алгоритмического и программного обеспечения МЗРУ.

Научная новизна исследования заключается:

– В разработке новых схемотехнических решений по формированию управляющих сигналов, позволяющих выделять динамическую составляющую выходного напряжения посредством дифференциальной цепи и определять моменты перехода тока «через ноль»;

– В разработке алгоритмического и программного обеспечения для реализации законов управления силовыми ключами, обеспечивающими модуляцию трёх моментов переключения ключей за период, с задержкой коммутации смежного ключа.

Это позволяет снизить энерго-массовые характеристики КА, повысить качество питающих напряжений и, как следствие, надежность бортовой ЭПА.

Публикации: По результатам проведенных исследований и выполненных работ опубликована 1 печатная работа в сборниках научных конференций, 1 статья принята в печать в журнале, индексируемом в БД Scopus. Получено 1 регистрационное свидетельство программ для ЭВМ.

Личный вклад: Все основные результаты, приведенные в диссертации и сформулированные в положениях, выносимых на защиту, получены либо непосредственно автором, либо с его участием.

Объем и структура диссертации: Полный объем диссертации составляет 76 страниц, в том числе: 29 иллюстраций, 2 таблицы, 4 приложения, список литературы из 31 источника.

1 Анализ предметной области

На современном этапе развития всё более жесткие требования предъявляются к качеству электроэнергии потребляемой радиоэлектронными системами [4, 5]. Одним из таких требований является стабилизация питающего напряжения под действием различных возмущающих воздействий в больших пределах [6]. Это приводит к необходимости минимизации конечной длительности переходных процессов, возникающих в следствии изменения тока нагрузки. Также важным требованием является высокий КПД и обеспечение дополнительных сервисных функций, таких как «мягкий» старт [7], самодиагностика, синхронизация нескольких модулей для распределения нагрузки и т.д.

Для решения поставленной задачи на ВКР был проведен анализ научной литературы, и выполнено патентное исследование в соответствии с ГОСТ Р 15.011-96 (Приложение Г).

На основании анализа патентной информации были сформулированы основные задачи исследования:

- Обеспечение малой длительности переходных процессов;
- Повышение КПД ИСН.

1.1 Задача обеспечения минимальной конечной длительности переходных процессов

Импульсные стабилизаторы напряжения реализуются как устройства, поддерживающие на выходе неизменное напряжение (с заданной точностью). Такие устройства обычно реализуются как замкнутые системы автоматического регулирования напряжения. Регулирующими элементами в ИСН служат ключевые элементы, такие как биполярные или полевые транзисторы. Преобразование и поддержание нужного уровня выходного напряжения осуществляется за счёт использования высокочастотного дросселя. Для фильтрации выходного напряжения используются емкостные

фильтры. Так как ИСН работают на сравнительно больших частотах (от десятка КГц. до единиц ГГц.) емкостные фильтры и индуктивные элементы имеют сравнительно небольшие массогабаритные характеристики [8].

Для обеспечения стабилизации выходного напряжения в ИСН применяются импульсные регуляторы с динамическим коэффициентом заполнения периода [9]. В зависимости от реализуемой схемы ИСН может работать в режиме повышения или понижения выходного напряжения. При изменении коэффициента заполнения периода будет меняться количество энергии, передаваемой от источника к потребителю, тем самым обеспечивая стабилизацию напряжения [10]. По способу управления регулирующие элементы подразделяются на три вида:

- Способ основанный на широтно-импульсной модуляции (ШИМ) генерирует импульсы с динамически изменяемой шириной и постоянным периодом. При изменении коэффициента заполнения обеспечивается передача необходимого заряда на выходную емкость для поддержания заданного выходного напряжения;

- Способ основанный на частотно-импульсной модуляции (ЧИМ) генерирует импульсы постоянной ширины с изменяемым периодом, тем самым меняя коэффициент заполнения;

- Способ основанный на триггере Шмитта (релейный) формирует сигнал ошибки пропорциональный разнице выходного сигнала и источника опорного напряжения, регулирование выходного напряжения осуществляется пропорциональным регулятором на основании сигнала ошибки. Генерируемые импульсы имеют переменную частоту и длительность [11 - 13].

Как правило регулирующие элементы реализуются в виде специализированных ШИМ контролеров, это обусловлено тем, что при ШИМ регуляции используется фиксированная частота преобразования, что позволяет упростить расчеты индуктивных элементов и выходных фильтров. В основе работы таких ШИМ регуляторов лежат разнообразные способы

управления, обеспечивающие поддержание заданного выходного напряжения. Одним из важных параметров ИСН является минимальная длительность конечных переходных процессов, вызванных при динамическом изменении тока нагрузки, а также минимальное отклонение от заданного выходного напряжения. Стандартные ШИМ контроллеры имеют жестко заданную структуру, что не позволяет оптимизировать качество выходного напряжения и КПД при ступенчатом изменении тока нагрузки в широком диапазоне. Для этого необходимо разрабатывать более современные способы управления ИСН [14].

1.2 Способы управления ИСН

Способ управления ИСН предложенный в [15] основан на ШИМ регуляции. Регуляция скважности происходит путём сравнения текущего выходного напряжения, измеренного непосредственно на выходе фильтра с заданным опорным постоянным напряжением. ШИМ сигнал формируется на основе усиленного сигнала рассогласования с помощью опорного пилообразного напряжения. Импульсный стабилизатор напряжения, управляемый таким способом, характеризуется наличием статической ошибки стабилизации из-за влияния напряжения пилообразной формы и коэффициентом усиления на рассогласование цепи обратной связи.

В способе, предложенном в [16], управление ИСН осуществляется идентично ранее рассмотренному способу, но при глубине рассогласования более чем 1:10, с сигналом рассогласования суммируется сигнал коррекции, полученный в результате демодуляции ШИМ сигнала управления регулирующим элементом. Коэффициент передачи выбирается исходя из требуемой статической ошибки. Недостатком такого способа является то, что он направлен только на устранение статической ошибки, и не обеспечивает расширение диапазона в сторону понижения выходного напряжения.

Известный способ [17] управления ИСН основан на применении дифференциального усилителя, формирователя пилообразного напряжения

работающего с внешней емкостью от внешнего генератора прямоугольных импульсов, широтно-импульсный модулятор, согласующего транзисторы и источник опорного напряжения. Сравнение выходного напряжения с опорным осуществляется с помощью дифференциального усилителя, а широтно-импульсный модулятор вырабатывает импульсы, скважность которых пропорциональна разности между входным и выходным напряжениями стабилизатора при определенном токе нагрузки. Недостатком способа является то, что применяемые микросхемы способны работать лишь при выходных напряжениях не ниже 10-40В, что определяется схемотехникой ШИМ контроллера, включаемого в состав схемы управления, который не может работать при малых выходных напряжениях, т.к. технические средства не позволяют формировать широтно-модулированные импульсы управления устройством, необходимой длительности при малом коэффициенте заполнения γ , когда длительность импульса $t[i] < 1$ мкс. Тем не менее, в технике электропитания, а также в зарядных устройствах, часто возникает потребность в получении сравнительно низких выходных напряжений при неизменных уровнях входного напряжения (т.е. при глубине регулирования, например, 1:10).

1.3 Выводы по главе

Современные ИСН имеют КПД в пределах 85-95% и обеспечивают длительность переходных процессов, вызванных ступенчатым изменением тока нагрузки, в 1-3 мс [18]. Применение ИСН в системах электропитания космических аппаратов накладывает определённые ограничения на его параметры, такие как КПД, качество выходного напряжения и массо-габаритные характеристики. Известные решения имеют ряд существенных недостатков: низкий коэффициент соотношения мощности и массы, недостаточная стойкость к дестабилизирующим факторам, не высокие выходные характеристики и пр.

Таким образом для повышения качества питающих напряжений СЭП необходимо повышение быстродействия ИСН, применяемых в системах электропитания. При повышении быстродействия ИСН удастся снизить отклонение выходного напряжения в динамическом режиме работы, при изменении тока нагрузки.

Для решения означенной проблемы поставлены следующие задачи:

- Разработка модели многомодульного зарядно-разрядного устройства (МЗРУ);
- Разработка алгоритмического, программного и аппаратного обеспечения макета МЗРУ;
- Разработать и испытать МЗРУ.

2 Разработка модели и исследование синтезированного закона управления ИСН с целью разработки макета блока управления МЗРУ

Базовые структурные схемы систем электропитания, нашедших применение при проектировании и создании автономных космических аппаратов приведены на рисунке 1.

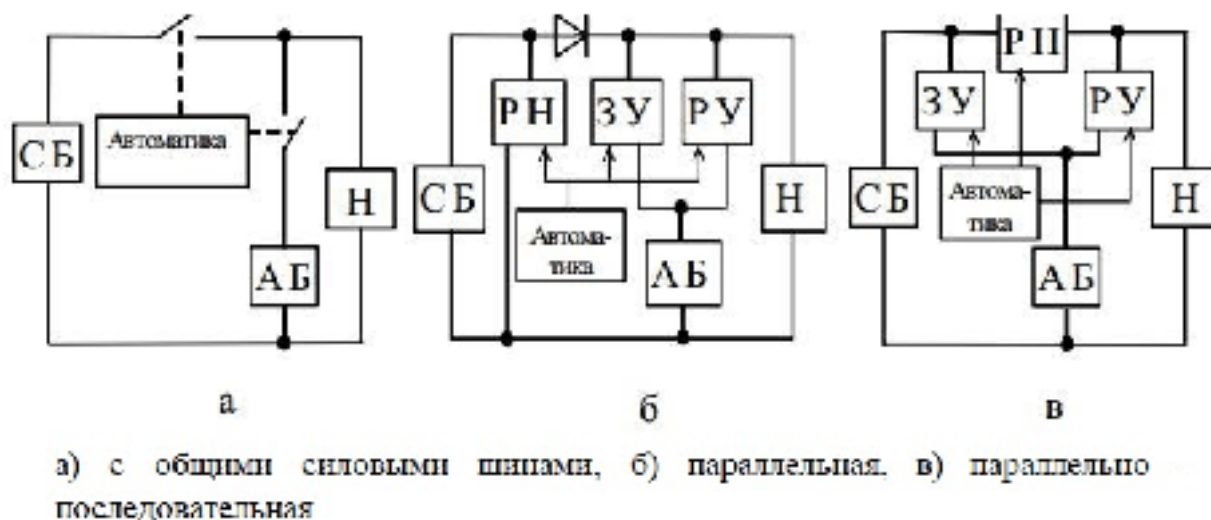


Рисунок 1 – Структурные схемы СЭП

На заре развития космической техники наибольшее распространение получила схема электропитания с общими силовыми шинами (Рисунок 1, а) источника питания, аккумуляторной батареи и нагрузки. При такой организации системы электропитания, напряжение на первичном источнике и нагрузке определяется напряжением аккумуляторной батареи, данная организация не позволяет оптимизировать режим работы первичного источника питания при изменении условий эксплуатации, а также не позволяет стабилизировать выходное напряжение. Ограниченный диапазон выходного напряжения аккумуляторной батареи не позволяет обеспечить оптимальное распределение нагрузки потребителей при низком уровне заряда батареи, что влечёт сокращение срока службы аккумуляторной батареи.

При повышении требований к питающему напряжению бортовой сети, требуется переход к более совершенной структурной схеме электропитания с разделёнными силовыми шинами (Рисунок 1, б, в). В сеть электропитания дополнительно вводится зарядное и разрядное устройства, а также регулятор напряжения. Данный подход позволяет согласовать первичные источники энергии с аккумуляторными батареями и нагрузкой, что в свою очередь повышает качество напряжения, поставляемого потребителям бортовой сети, а также разграничивает циклы заряда-разряда аккумуляторных батарей. Такая топология увеличивает энергетическую эффективность бортовой сети и повышает срок службы аккумуляторных батарей, что в свою очередь ведёт к увеличению срока автономной работы космического аппарата.

2.1 Задача повышение КПД ИСН

Повышение КПД преобразования в первую очередь актуально для автономного питания РЭА. Потери в преобразователях разделяют на коммутационные (динамические), возникающие при коммутации силовых ключей, и потери на проводимость (омические) [19]. Уменьшение последних возможно, в основном, за счет снижения амплитуды пульсаций тока и правильного выбора компонентов преобразователя. Динамические потери вызваны инерционностью силовых ключей, индуктивностью рассеивания электромагнитных компонентов (трансформаторы и дроссели) и паразитной индуктивностью проводников [20]. Эти потери можно минимизировать с помощью схемотехнических и программных средств. Уменьшение потерь не только повысит энергетическую эффективность преобразователя, но и может упростить его конструкцию, т.к. уменьшится нагрев его элементов.

2.2 Выбор топологии силовой цепи ЗРУ

Для повышения КПД в современных устройствах силовой электроники широко применяются силовые ключи на основе транзисторов, переключаемых при нуле напряжения (ZVS) или при нуле тока. Обеспечение

возможности переключения силовых ключей при нуле напряжения или тока достигается введением в состав силового устройства специальных снабберов, как правило, в виде совокупности индуктивных и емкостных элементов и полупроводниковых приборов [21, 23].

Однако введение дополнительных элементов негативно сказывается на массо-габаритных характеристиках и показателях надёжности работы ЗРУ. В связи с чем особый интерес представляет применение в ЗРУ схемы силовой цепи, приведенной на рисунке 2, при использовании алгоритма её функционирования, предложенного в [24]. В силовой цепи ЗРУ в составе каждого из транзисторов VT1 – VT4 пунктиром показаны паразитные антипараллельные диоды D1 – D4 и выходные ёмкости Coss.1 – Coss.4

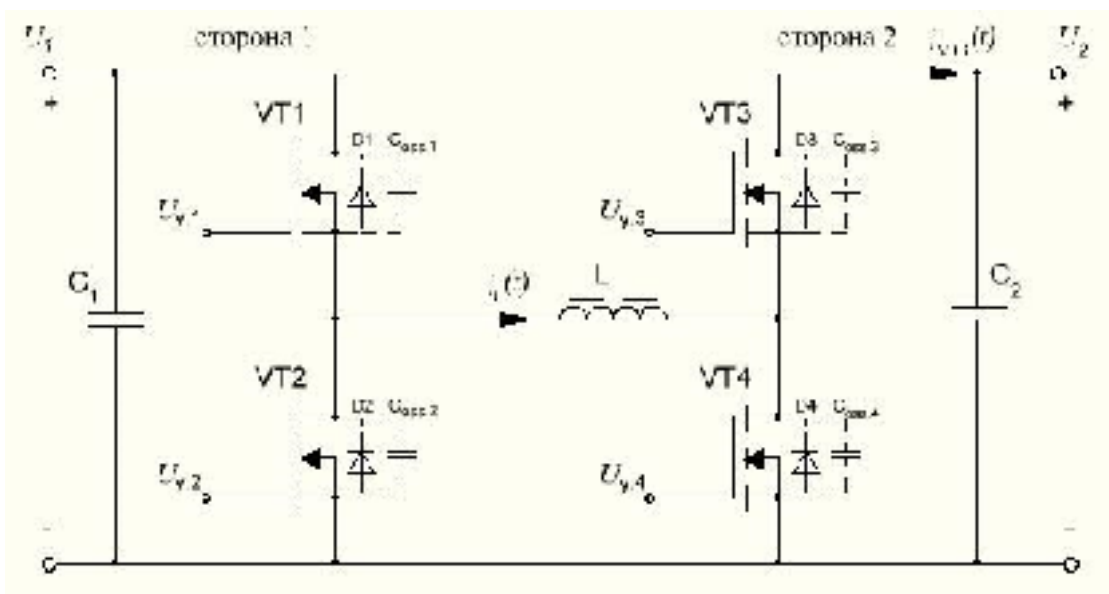


Рисунок 2 – Силовая цепь ЗРУ

Переключение силовых транзисторов в режиме ZVS обеспечивается алгоритмом [24], который поясняется временными диаграммами, приведёнными на рисунке 3.

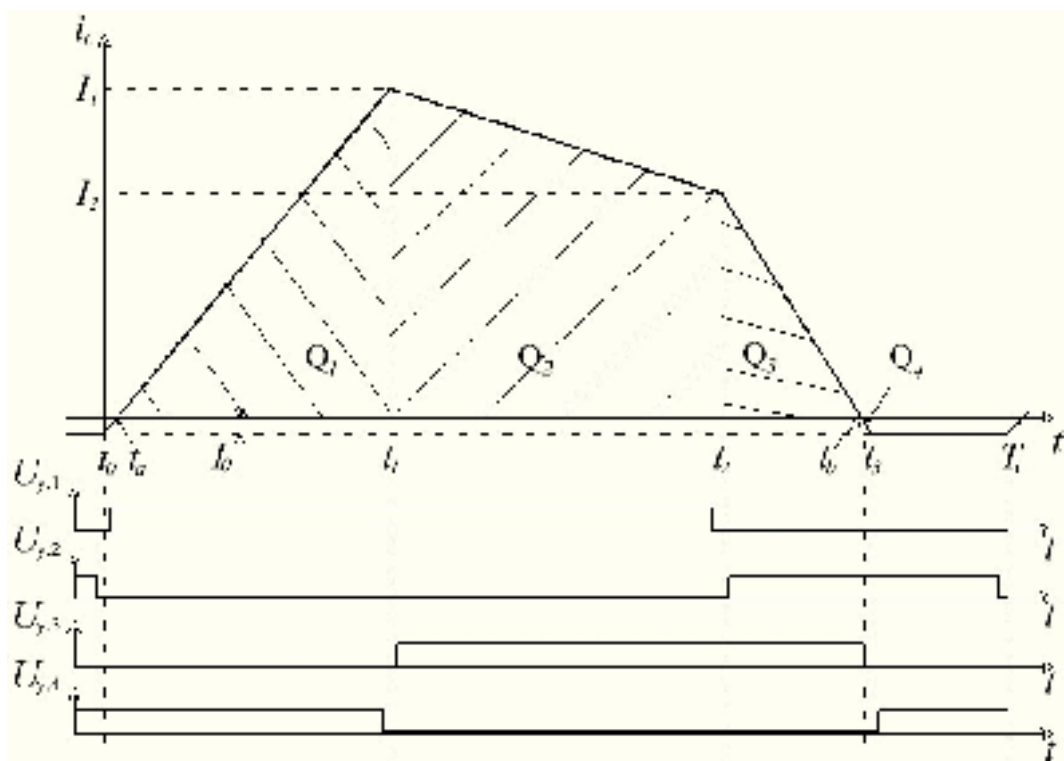


Рисунок 3 – Временные диаграммы переключения силовых ключей

На временных диаграммах показан ток $i_L(t)$ дросселя L и сигналы управления $U_{y,1} - U_{y,4}$ транзисторами VT1 – VT4 для случая, когда напряжение U_1 на стороне 1 ЗРУ меньше напряжения U_2 на стороне 2 и энергия передаётся со стороны 1 на сторону 2. Переключение транзисторов в каждой из пар на стороне 1 и стороне 2 ЗРУ производится в окрестности моментов времени $t_0 - t_3$ в соответствии с сигналами управления $U_{y,1} - U_{y,4}$. Изначально выключается один из транзисторов пары, а затем, через короткий временной интервал (30-200 нс.) некоторого изменяемого времени, осуществляется коммутация другого транзистора пары. Рассмотрим переключение транзисторов в режиме ZVS на примере пары из транзисторов VT1 и VT2.

На интервале времени, предшествующем моменту t_0 , ток i_L в дросселе L поддерживается на уровне $I_0 < 0$, называемом обратного тока смещения т.е. имеет направление, противоположное показанному на рисунке 2. Несколько ранее момента времени t_0 производится запираение транзистора VT2. При этом на временном интервале роста сопротивления между стоком и истоком транзистора VT2 напряжение между этими электродами принимает значение:

$$U_{\text{зар.2}} = Q_{c.2} / C_{\text{зар.2}}, \quad (1)$$

где $Q_{c.2}$ – заряд, принятый паразитной выходной ёмкостью;

$C_{\text{oss.2}}$ транзистора VT2 на интервале роста сопротивления его электропроводного канала.

Напряжение $U_{\text{вык.2}}$ существенно меньше напряжения U_1 , приложенного к стороне 1 ЗРУ, однако его наличие не позволяет считать, что запираание транзистора VT2 происходит в режиме ZVS.

После запираания канала транзистора VT2 часть тока i_L дросселя продолжает поступать в выходную ёмкость транзистора $C_{\text{oss.2}}$, заряжая её, а другая часть тока i_L дросселя продолжает поступать в выходную ёмкость транзистора $C_{\text{oss.1}}$, разряжая её. При этом ёмкость $C_{\text{oss.2}}$ получает, а ёмкость $C_{\text{oss.1}}$ отдаёт энергию:

$$W_c = 0.5 C_{\text{oss}} U_1^2, \quad (2)$$

где C_{oss} – величина выходной ёмкости транзистора VT1 или VT2.

Энергия, отдаваемая ёмкостью $C_{\text{oss.1}}$, опосредованно с использованием дросселя L, рекуперирована в источник, питающий сторону 1 ЗРУ. После того, как напряжение на ёмкости $C_{\text{oss.1}}$ превысит напряжение U_1 , происходит отпирание антипараллельного диода D_1 . При этом ток i_L дросселя проходит через диод D_1 в источник, питающий сторону 1 ЗРУ. После чего производится отпирание канала транзистора VT1. Поскольку напряжение между стоком и истоком транзистора VT1 равно напряжению на открытом диоде, то выполняется режим ZVS переключения транзистора. Переход диода D_1 в проводящее состояние и последующее отпирание канала транзистора VT1 происходит спустя некоторый интервал времени после момента времени t_0 . На интервале времени от момента запираания транзистора VT2 и до момента времени отпирания транзистора VT1 ток i_L дросселя проходит через источник, питающий сторону 1 ЗРУ, отдавая в него накопленную энергию. Поэтому для обеспечения режима ZVS переключения

транзистора VT1, дроссель, к моменту времени t_0 , должен обладать некоторой накопленной энергией W_L и, соответственно, величина обратного тока смещения дросселя I_0 должна удовлетворять условию [24]:

$$|I_0| \geq \max(U_{1,max}, U_{2,max}) \sqrt{C_{oss}/L}, \quad (3)$$

где $U_{1,max}$ и $U_{2,max}$ – соответственно максимально возможные значения напряжений на стороне 1 и стороне 2 ЗРУ;

L – индуктивность дросселя L .

Переключение пар ключей в момент времени t_1 происходит по сигналу ШИМ, в моменты времени t_2, t_3 по сигналам компараторов.

Переключение пар транзисторов в окрестностях моментов времени $t_1 - t_3$ на сторонах 1 и 2 ЗРУ, производится аналогично рассмотренному выше переключению пары из транзисторов VT1 и VT2 в окрестности момента времени t_0 , с накоплением энергии в выходной ёмкости одного из транзисторов и рекуперацией энергии, ранее накопленной в выходной ёмкости другого транзистора пары в источник питания, подключенный к стороне 1 или стороне 2 ЗРУ [25].

В случае, когда напряжение U_1 на стороне 1 ЗРУ больше напряжения U_2 на стороне 2 и энергия передаётся со стороны 1 на сторону 2, процессы в схеме аналогичны рассмотренным. Отличие состоит в том, что на интервале времени от t_1 до t_2 продолжается рост тока дросселя. По причине симметрии схемы при соответствующей смене алгоритма управления транзисторами обеспечивается реверс потока энергии.

При передаче энергии со стороны 1 на сторону 2 ток дросселя может изменяться в соответствии с временными диаграммами типа 1, приведёнными на рисунке 4 или типа 2, приведёнными на рисунке 5.

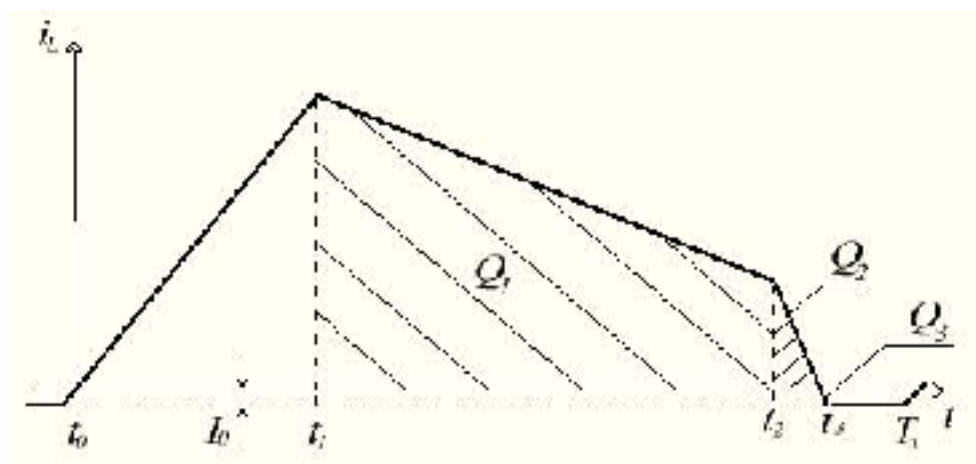


Рисунок 4 – Временная диаграмма тока дросселя типа 1

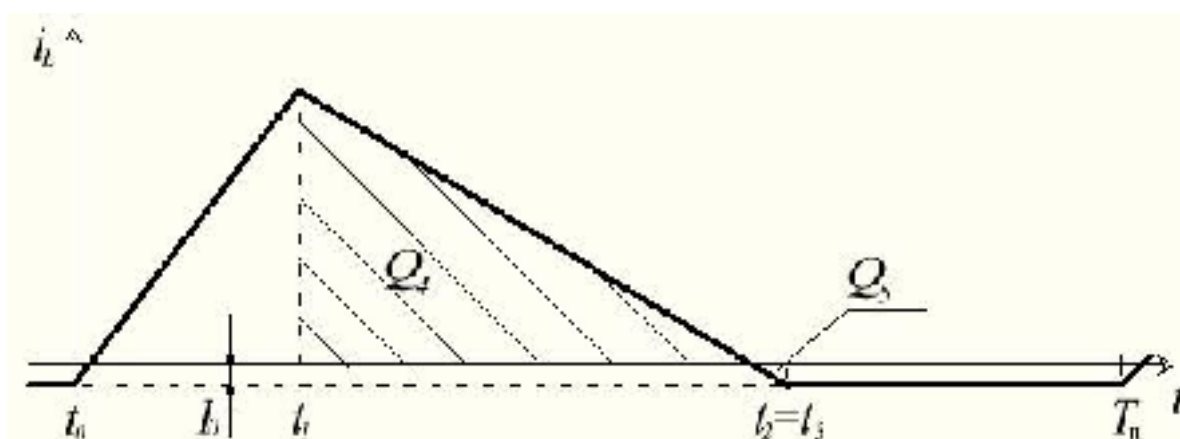


Рисунок 5 – Временная диаграмма тока дросселя типа 2

Регулирование мощности, передаваемой ЗРУ для случая диаграммам типа 1 осуществляется смещением момента времени t_1 переключения правой пары транзисторов. При этом зависимым от t_1 образом производится смещение момента времени t_2 переключения левой пары транзисторов. Ток дросселя изменяется в соответствии с временными диаграммами типа 1 при значительной мощности ЗРУ. При работе ЗРУ в режимах с незначительной передаваемой мощностью ток дросселя изменяется в соответствии с временными диаграммами типа 2. В этом случае регулирование мощности, передаваемой ЗРУ осуществляется смещением момента времени t_1 переключения правой пары транзисторов, а моменты времени t_2 и t_3 совпадают, становятся зависимым от t_1 .

К преимуществам силовой схемы можно отнести высокий КПД, возможность реверса потока энергии, повышение и понижение напряжения, малое количество элементов, а соответственно и высокие удельные энергетические характеристики.

2.3 Структурная схема разрядного устройства

Исходя из необходимости регулирования моментов времени t_1 , t_2 , t_3 в соответствии с законом управления [27], структурная схема РУ принимает следующий вид (Рисунок 6):

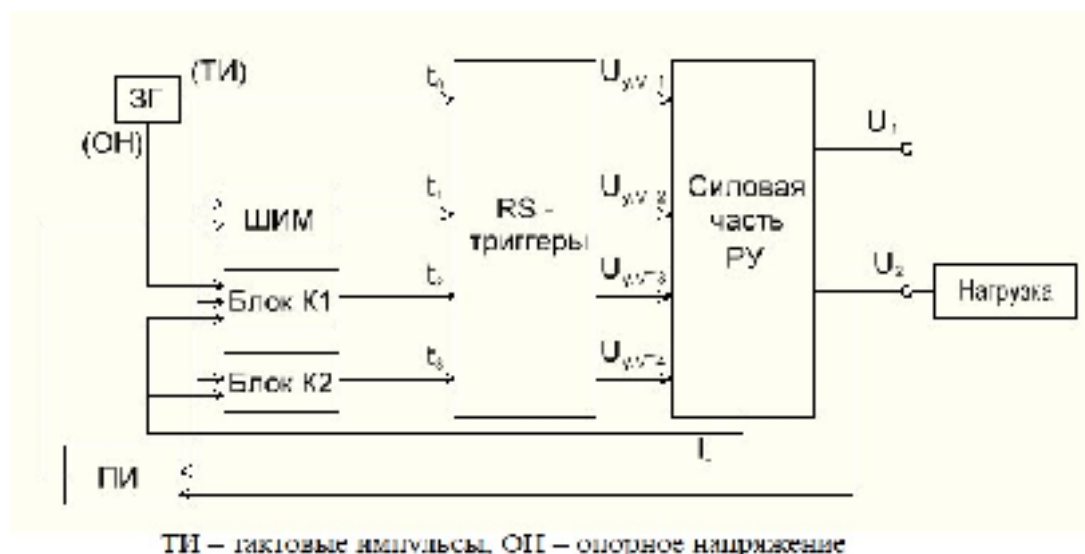


Рисунок 6 – Структурная схема РУ

В состав РУ входят следующие блоки:

- ЗГ – задающий генератор, формирующий тактовый и опорные сигналы;
- ШИМ – широтно-импульсный модулятор, формирующий момент времени t_1 ;
- Блок К1 – блок компараторов, формирующий момент времени t_2 ;
- Блок К2 – блок компараторов, формирующий момент времени t_3 ;
- Блок RS-триггеров – блок, управляющий переключениями транзисторов силовой цепи РУ;

- Пропорционально – интегральный регулятор, формирующий входной сигнал ШИМ;
- Силовая часть РУ;
- Нагрузка.

Для структурной схемы РУ, приведенной на рисунке 6, моделирование осуществлялось с использованием инструмента САПР OrCAD. Общая схема модели реализованная в OrCAD, представлена на рисунке 7.

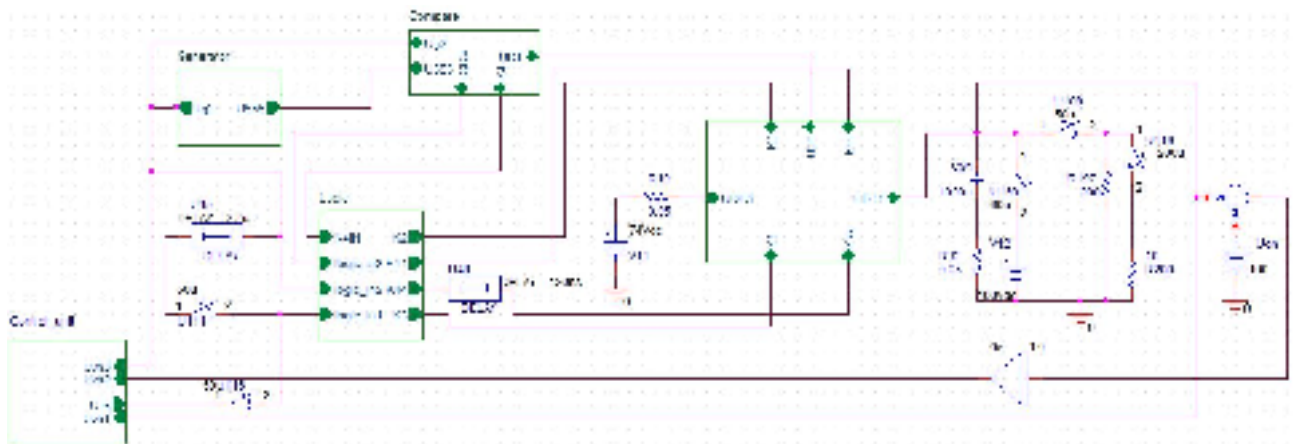


Рисунок 7 – Модель РУ в OrCAD

Ниже приведено описание основных функциональных блоков модели РУ входящих в ее состав.

2.4 Задающий генератор

Задающий генератор формирует два периодических сигнала. Прямоугольный импульс малой длительности задаёт рабочий период РУ. Пилообразный сигнал обеспечивает функционирование компараторов (Рисунок 6 Блок К1 и К2). Генератор и виды сигналов приведены на рисунках 8 и 9 соответственно. Для генерации вышеуказанных сигналов используются элементы V1 и V2, входящие в библиотеку Source пакета OrCAD. Буфер U119A необходим для приведения сигнала генератора к параметрам логических сигналов цифровых микросхем.

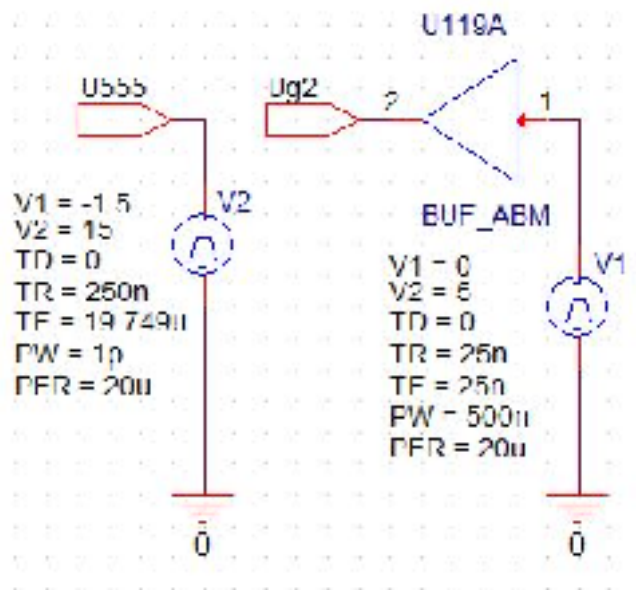


Рисунок 8 – Схема иерархического блока ЗГ

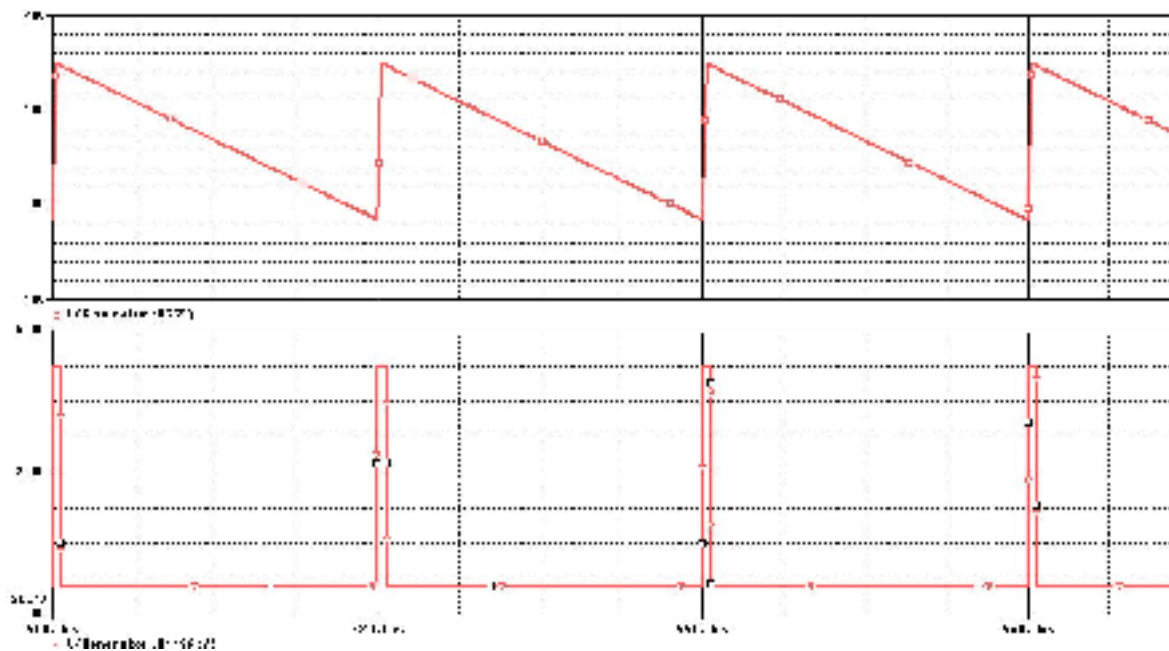


Рисунок 9 – Виды опорных сигналов

Генератор импульсов обладает следующими настраиваемыми параметрами: период импульса (PER), время спада (TF), время нарастания (TR), верхнюю (V2) и нижнюю (V1) границу амплитуды, ширину импульса (PW) и начальную задержку сигнала (TD).

Сигнал прямоугольной формы – это тактовые импульсы, задающие период работы схемы, тактирующие работу ШИМ, тем самым определяя моменты времени t_1 .

Параметры сигнала:

$$V1 = 0 \text{ В};$$

$$V2 = 5 \text{ В};$$

$$PER = 20 \text{ мкс};$$

$$TF = 25 \text{ нс};$$

$$TR = 25 \text{ нс};$$

$$TD = 0;$$

$$PW = 250 \text{ нс}.$$

Сигнал треугольной формы – это сигнал, необходимый для срабатывания компараторов, определяющий момент времени t_2 и t_3 .

Параметры сигнала:

$$V1 = -1.5 \text{ В};$$

$$V2 = 15 \text{ В};$$

$$PER = 20 \text{ мкс};$$

$$TF = 19.750 \text{ мкс};$$

$$TR = 250 \text{ нс};$$

$$TD = 0;$$

$$PW = 1 \text{ пс}.$$

2.5 Широтно-импульсный модулятор

Широтно-импульсный модулятор с блокирующим RS-триггером предназначен для формирования периодического импульсного сигнала, у которого длительность импульсов пропорциональна текущему значению входного сигнала. ШИМ с блокирующим RS-триггером в совокупности с блоком укорочения импульсов формирует короткий импульс определяющий момент времени t_1 , т.е. момент пересечения сигналов генератора пилообразного напряжения и устройства выборки хранения.

Структурная схема ШИМ с блокирующим RS-триггером в котором обеспечивается модуляция переднего фронта импульса, приведена на рисунке 10. В состав ШИМ входят: задающий генератор (ЗГ), устройство выборки и хранения (УВХ), генератор линейно-изменяющегося напряжения (ГЛИН или ГПН), компаратор (К) и RS-триггер. В таком ШИМ, длительность импульсов прямо пропорциональна величине входного сигнала на момент его равенства линейно-изменяющемуся напряжению ГЛИН.

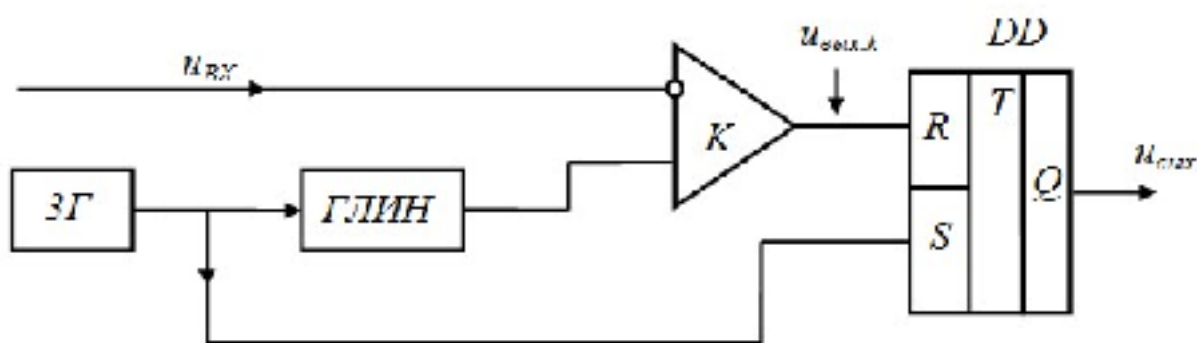


Рисунок 10 – Структурная схема ШИМ с блокирующим RS-триггером

Необходимость введения RS-триггера в состав ШИМ вызвана тем, что при использовании широтно-импульсного модулятора в цепи обратной связи устройства возможны режимы, в которых входной сигнал ШИМ после переключения компаратора K изменяется со скоростью превышающей скорость изменения пилообразного напряжения. Это приводит к повторному (или многократному) переключению компаратора в течение периода преобразования, и не позволяет сформировать на выходе ШИМ импульс. RS-триггер исключает повторное или многократное переключение компаратора в течение периода преобразования [26].

На выходе ЗГ формируются периодические импульсы малой длительности t_u , показанные на временной диаграмме (верхняя диаграмма на рисунке 11). Переключение компаратора K происходит в момент равенства текущего значения входного сигнала $u_{вх}$ и пилообразного напряжения (нижняя диаграмма на рисунке 11).

В тот момент времени, когда сигнал, поступающий на инвертирующий вход компаратора К, превышает сигнал на выходе генератора пилообразного напряжения (ГПН), поступающий на не инвертирующий вход компаратора, на выходе компаратора модулируется низкий уровень напряжения (средняя диаграмма на рисунке 11).

В тот момент времени, когда сигнал, поступающий на инвертирующий вход компаратора К, меньше сигнала на выходе ГПН, поступающего на не инвертирующий вход компаратора К, на выходе компаратора модулируется высокий уровень напряжения (средняя диаграмма на рисунке 11).

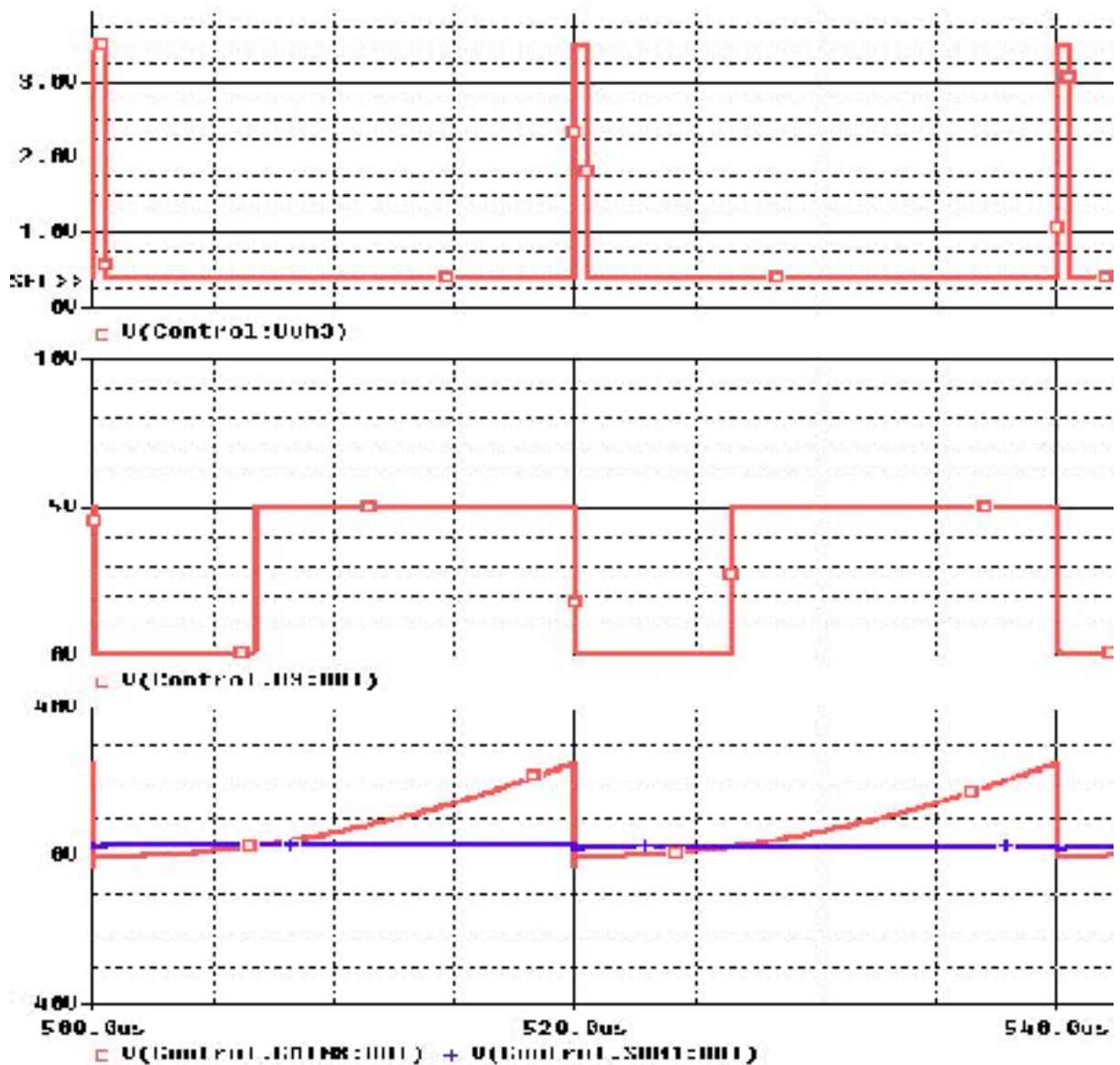


Рисунок 11 – Временные диаграммы ШИМ

На не инвертирующий вход компаратора поступает сигнал с ГПН, схема включения которого представлена на рисунке 11. На инвертирующий вход подается сумма сигналов с УВХ.

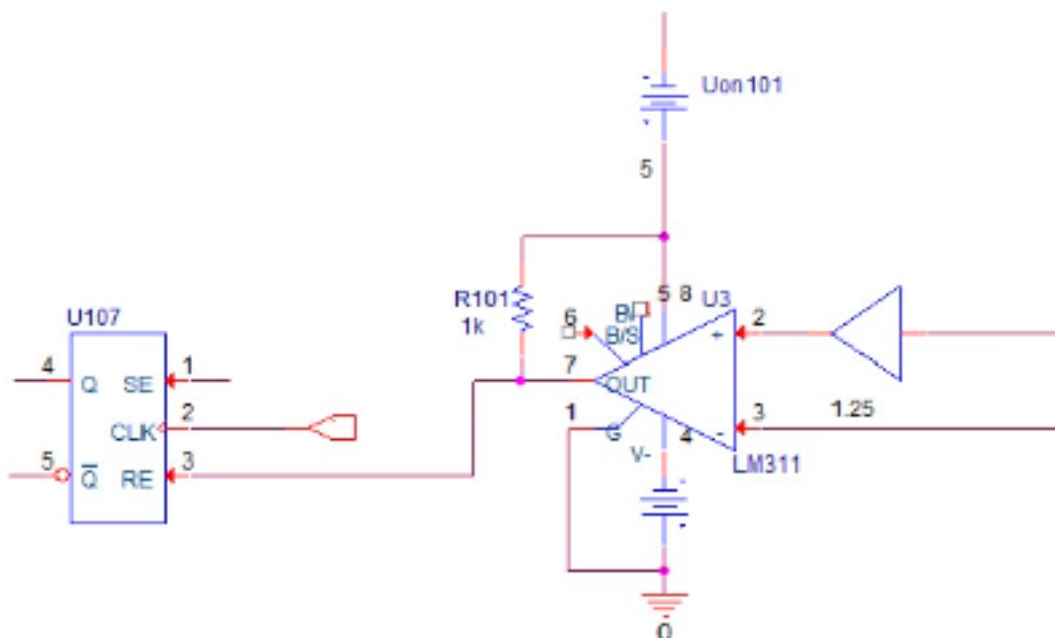


Рисунок 12 – Схема включения ШИМ с блокирующим RS-триггером

Кроме того, для генерирования импульсов необходимой ширины (100 нс), для управления переключениями силовых транзисторов VT1-VT4, используется блок укорочения импульсов.

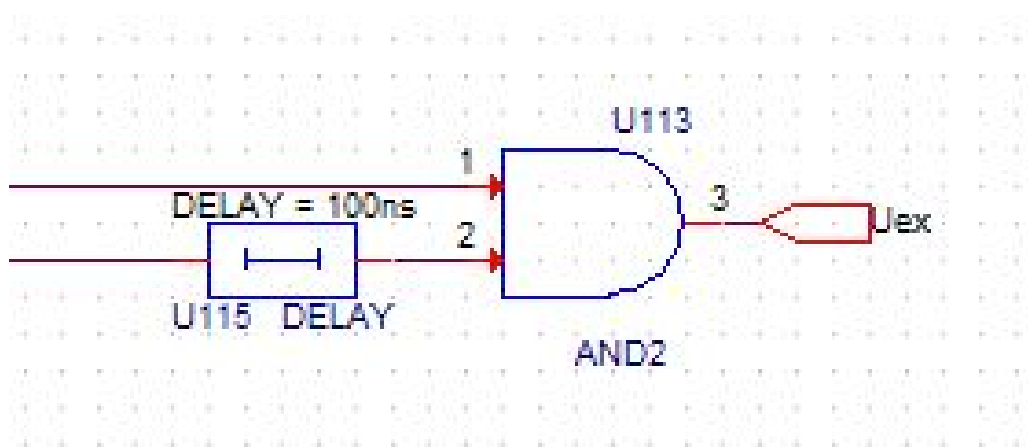


Рисунок 13 – Схема подключения блока укорочения импульсов

Принцип работы: на логический элемент «AND» поступают выходные сигналы RS-триггера, который входит в состав ШИМ. Один из выходных

сигналов (Q) подается с задержкой 100 нс, а другой (\bar{Q}) – без изменений. В тот момент времени, когда на выходе Q устанавливается «1», на выходе \bar{Q} устанавливается «0». Задержка в 100 нс сигнала Q и позволяет сформировать на выходе блока «AND» сигнал длиной в 100 нс, соответствующий логической «1».

2.6 Пропорционально-интегральный регулятор

Используемый в модели ШИМ имеет 2 контура регулирования длительности импульсов - пропорциональный и интегральный.

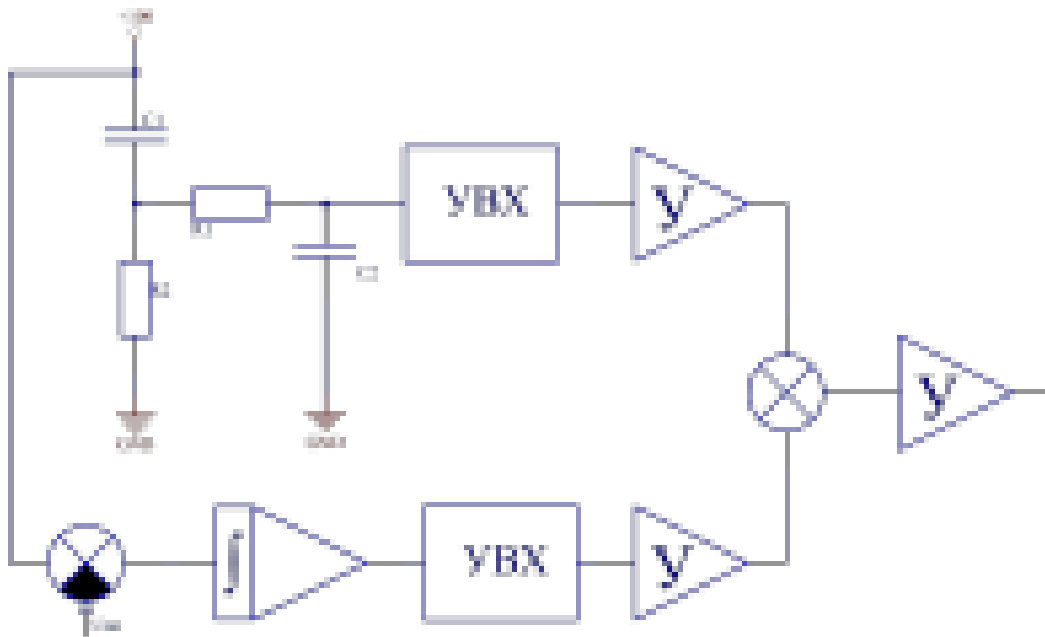


Рисунок 14 – Функциональная схема контура обратной связи

Данный регулятор позволяет устранить статическую ошибку на выходе РУ. Наличие УВХ в данном блоке обусловлено тем, что дальнейшая реализация устройства управления РУ будет осуществляться с использованием микропроцессорного управления.

Схема подключения ПИ регулятора в модели OrCAD представлена на рисунке 15. Наличие отрицательных коэффициентов усиления говорит об

отрицательной обратной связи контура. В состав данного блока входит RC цепочка, сумматор, устройство выборки и хранения (УВХ), интегратор и усилитель.

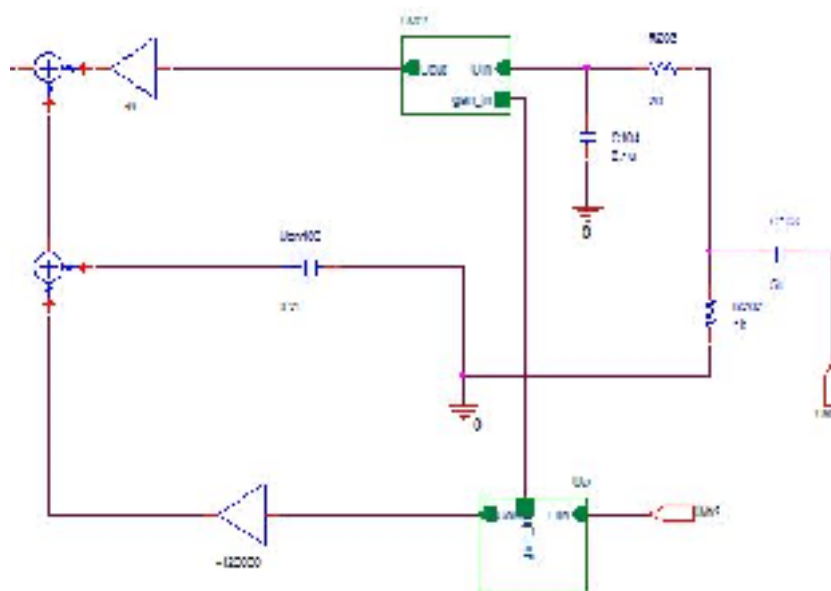


Рисунок 15 – Схема модели ПИ регулятора

2.7 Генератор линейно-параболического напряжения

Генератор линейно-параболического напряжения ШИМ формирует периодический импульсный сигнал, в виде напряжения, нарастающего по линейно-параболическому закону на интервале времени, близком к периоду следования импульсов. Схема включения ГЛПН показана на рисунке 16.

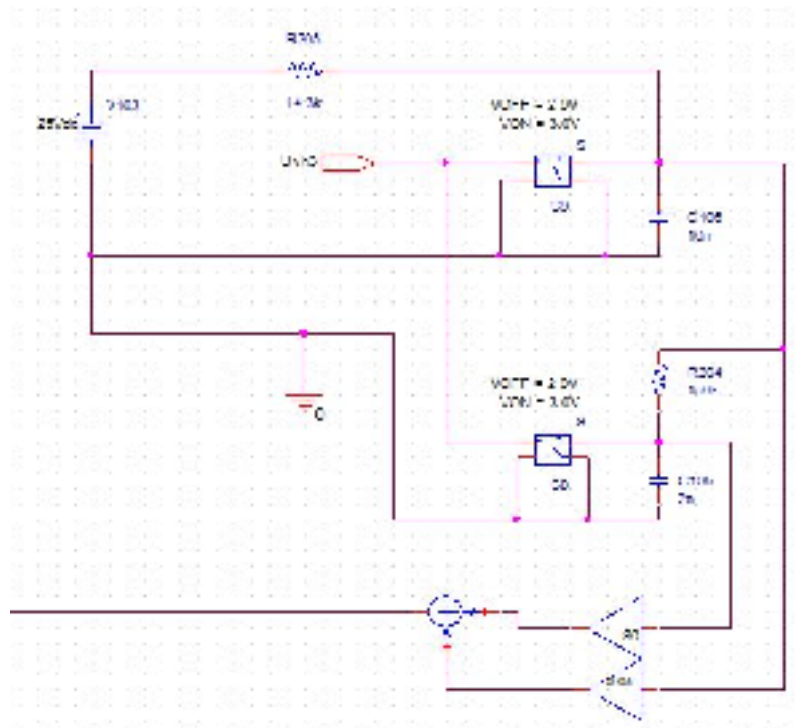


Рисунок 16 – Схема включения ГЛПН

Принцип работы ГЛПН: в начальный момент времени ключ $S2$ закрыт и конденсатор $C106$ заряжается током, проходящим по цепи. Источник питания $V103$, резистор $R205$, конденсатор $C106$, общий провод схемы, и к моменту прихода импульса с задающего генератора напряжение на конденсаторе достигает амплитудного значения. В момент появления импульса, ключ открывается, и конденсатор разряжается до значения близкого к нулю. Временная диаграмма U_{C106} изменения напряжения на конденсаторе $C106$ на нижнем графике рисунок 17. Напряжение на конденсаторе изменяется согласно выражению:

$$u_C(t) = E_n(1 - e^{-t/\tau}), \quad (4)$$

где $\tau = RC$ – постоянная времени.

Стоит отметить, что итоговое напряжение пилообразной формы, получаемое на выходе ГЛПН, состоит из двух составляющих – линейной и параболической. Принцип работы генератора параболического напряжения отличается включением интегрирующего звена в работу ГЛПН. Нелинейный

закон изменения напряжения на конденсаторе $C105$ можно записать следующим образом:

$$Z(t) = \int_0^t k t dt = \frac{k}{2} t^2, \quad (5)$$

где, k – коэффициент нелинейности.

Для выполнения данного закона необходимо принять, что $U_{c105,max} \ll U_{c106,max}$. Временная диаграмма U_{c102} изменения напряжения на конденсаторе $C105$ на средней диаграмме рисунок 17.

Поскольку напряжение $U_{c105,max} \ll U_{c106,max}$, то для снижения разницы между амплитудными значениями конденсаторов $C106$ и $C105$ введены блоки усилителей сигналов с коэффициентами 0,05 и 80 соответственно. Последующим сложением напряжения на конденсаторах получаем выходной сигнал ГЛПН (верхняя диаграмма на рисунке 17).

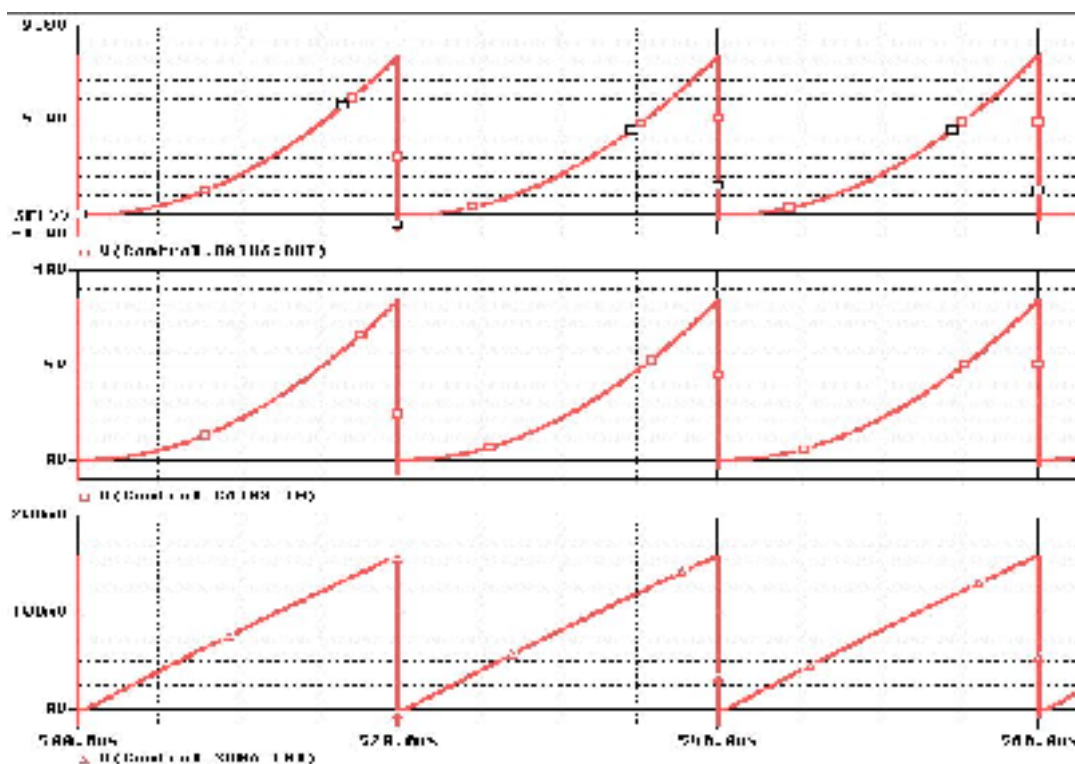


Рисунок 17 – Временные диаграммы сигналов ГЛПН

2.8 Блок компараторов

Блок компараторов K1 формирует момент времени t_2 и содержит в себе три компаратора (Рисунок 18).

Первый компаратор обеспечивает блокирование выключения схемы в момент времени t_0 . На не инвертирующий вход поступает сигнал 0.1 В, на инвертирующий – сигнал с датчика тока. Таким образом, при отрицательном значении сигнала с датчика тока, блокируется прохождение сигнала со второго компаратора.

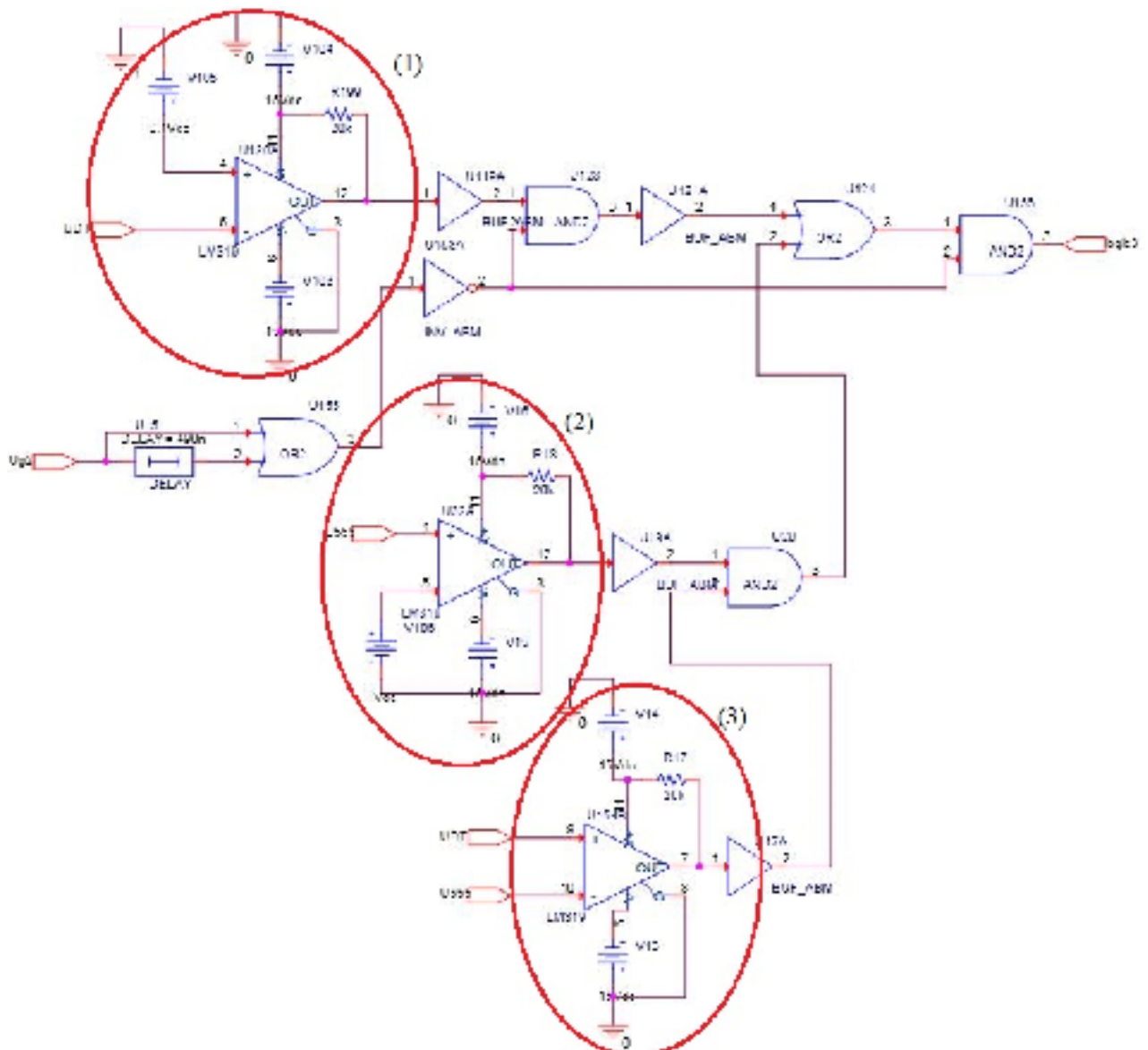


Рисунок 18 – Блок компараторов K1

Второй компаратор обеспечивает блокирование переключения транзисторов в момент времени, когда значение пилообразного напряжения принимает отрицательное значение. В том случае, когда это значение положительное, на выходе компаратора устанавливается логическая «1».

Третий компаратор сравнивает сигналы с датчика тока с опорным сигналом компаратора. В момент, когда разница этих сигналов становится положительной, на выходе компаратора устанавливается логическая «1».

Блок компараторов K2 формирует момент времени t_3 и состоит из одного компаратора (Рисунок 19).

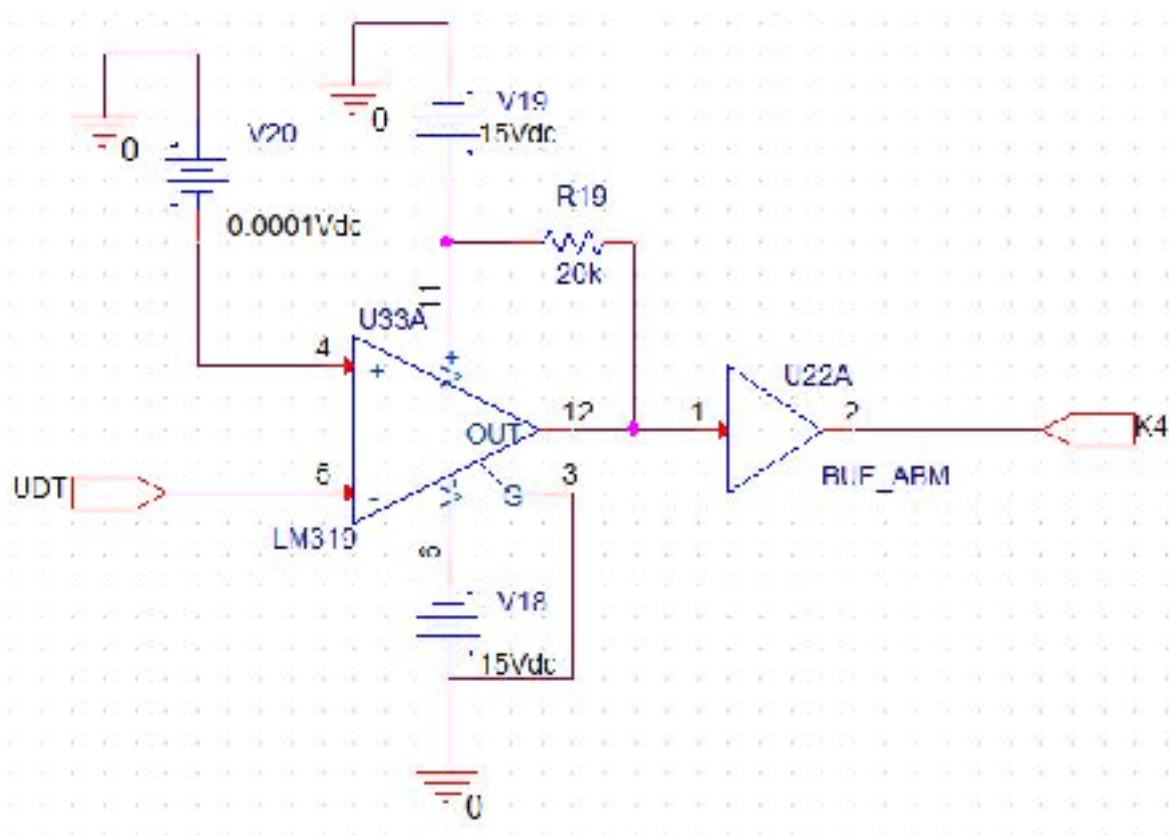


Рисунок 19 – Блок компараторов K2

Компаратор сравнивает сигнал напряжения равный -0.0001В с сигналом датчика тока. В момент времени, когда ток дросселя принимает отрицательное значение, на выходе компаратора устанавливается логическая «1» и формируется момент времени t_3 .

2.9 RS-триггеры

Блок RS-триггеров предназначен для формирования сигналов управления Uy.VT1-4. Ниже на рисунке 20 представлена принципиальная схема блока задержки включения транзисторов VT1-VT2. В состав блока управления переключениями транзисторов силовой цепи PУ входят: RS-триггер, логический элемент «AND», блок задержки и инвертирующий усилитель.

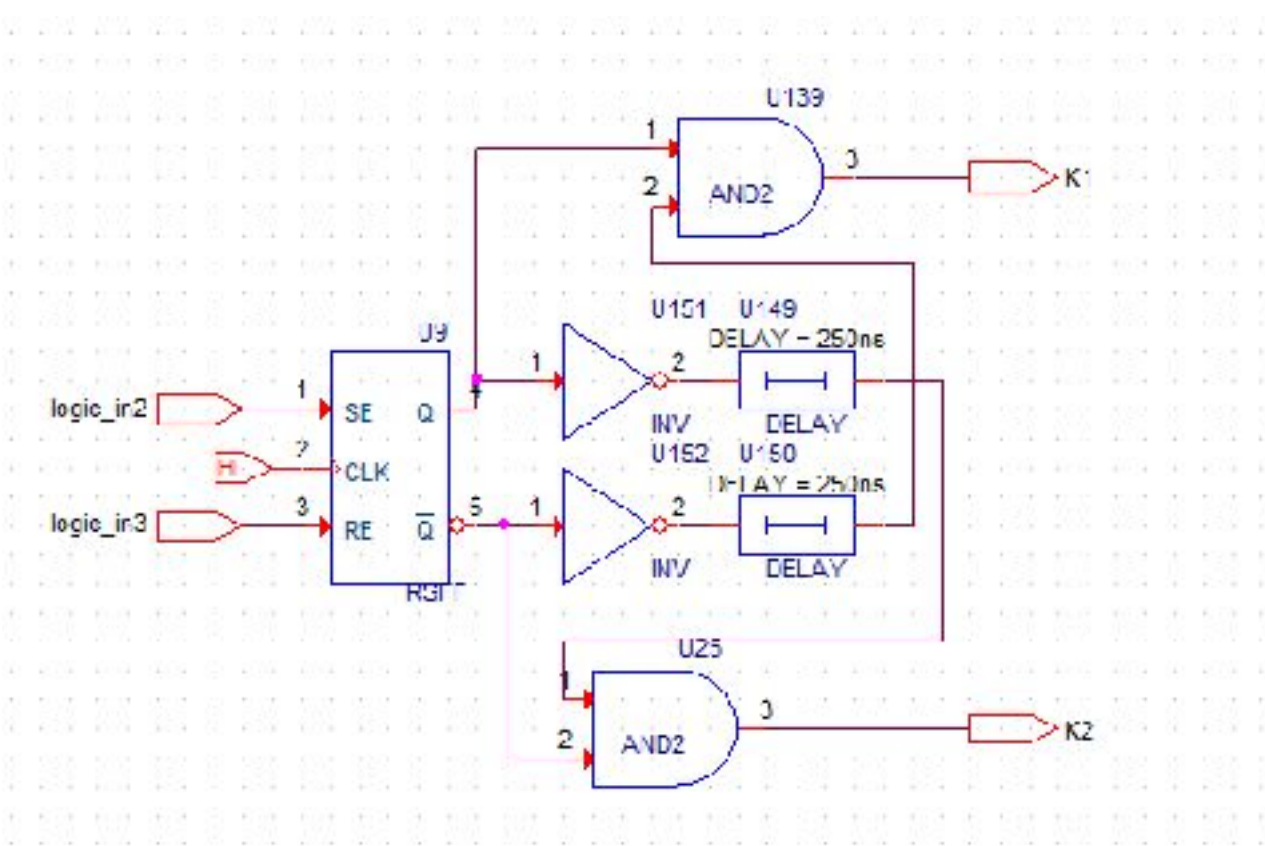


Рисунок 20 – Схема коммутации ключей

Данная задержка исключает появление сквозного тока в коммутируемой паре транзисторов. Однако, в рассматриваемой схеме задержка выбирается большей по длительности, исходя из условия перезаряда емкостей транзисторов и обеспечения коммутации силового ключа при нуле напряжения. Аналогичным образом происходит задержка включения и выключения транзисторов VT3-VT4.

2.10 Силовая цепь

Иерархический блок силовой цепи выполнен в соответствии со схемой силовой цепи разрядного устройства, приведенного на рисунке 2. Полная схема силового блока приведена на рисунке 21. В качестве драйверов выступают идеальные ключи, которые образуют полумост. Для коммутации верхних ключей необходимы гальванически развязанные источники питания. Также на затворы транзисторов добавлены токоограничивающие резисторы во избежание эффекта Миллера при параллельном включении транзисторов.

Сигналы, управляющие переключением транзисторов, поступают из блока RS – триггеров с портов К1-К4.

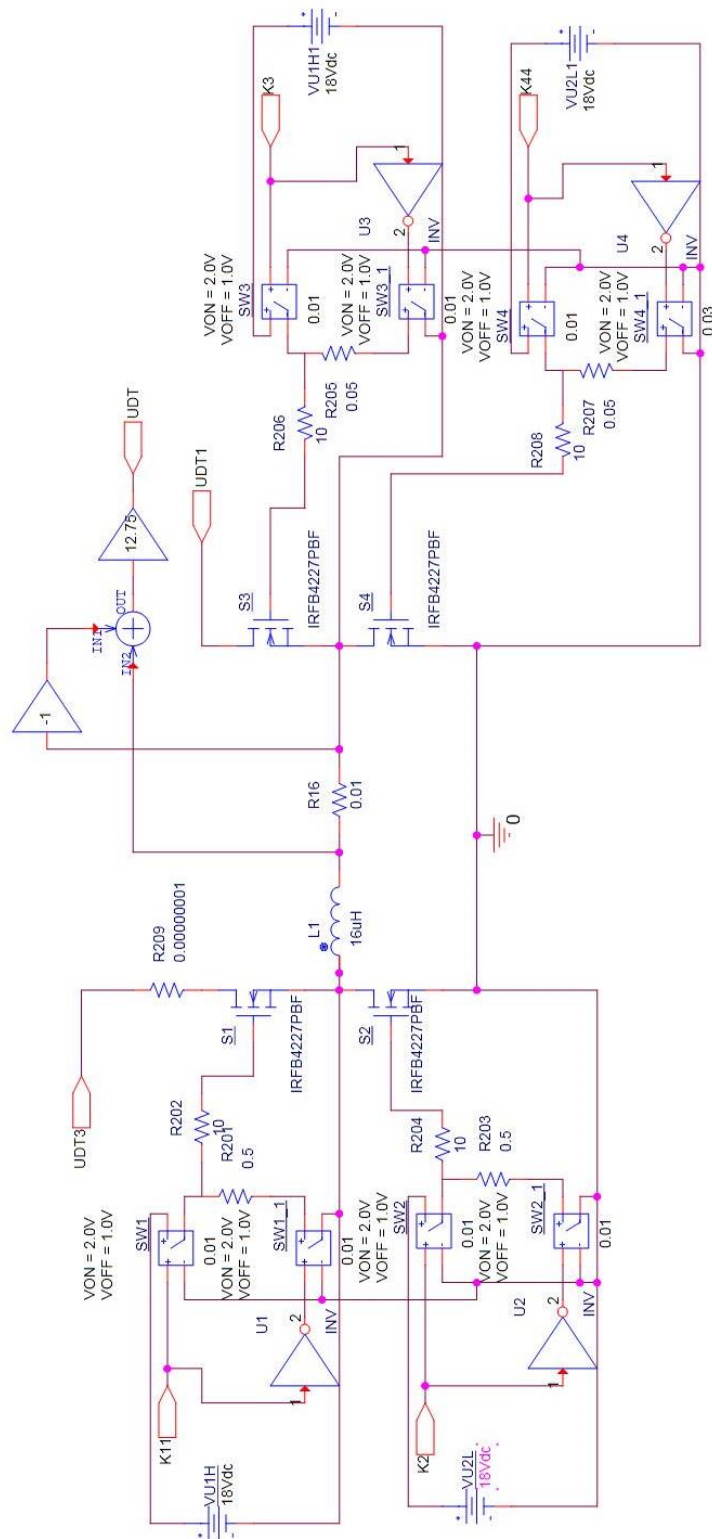


Рисунок 21 – Схема силовой цепи в модели OrCAD

2.11 Результаты моделирования

Полученные результаты моделирования приведены на рисунках 22-24. На данных осциллограммах верхний график показывает отклонение

выходного напряжения, средний график отображает ток дросселя, нижний график изменение тока нагрузки. Приращение тока дросселя составляет 2А при этом постоянная составляющая тока равна 5,55А.

Из осциллограммы на рисунке 22 видно то, что при изменении нагрузки происходит отклонение выходного напряжения и по окончании переходного процесса напряжение возвращается к заданным параметрам, отсюда следует, что статическая ошибка отсутствует.

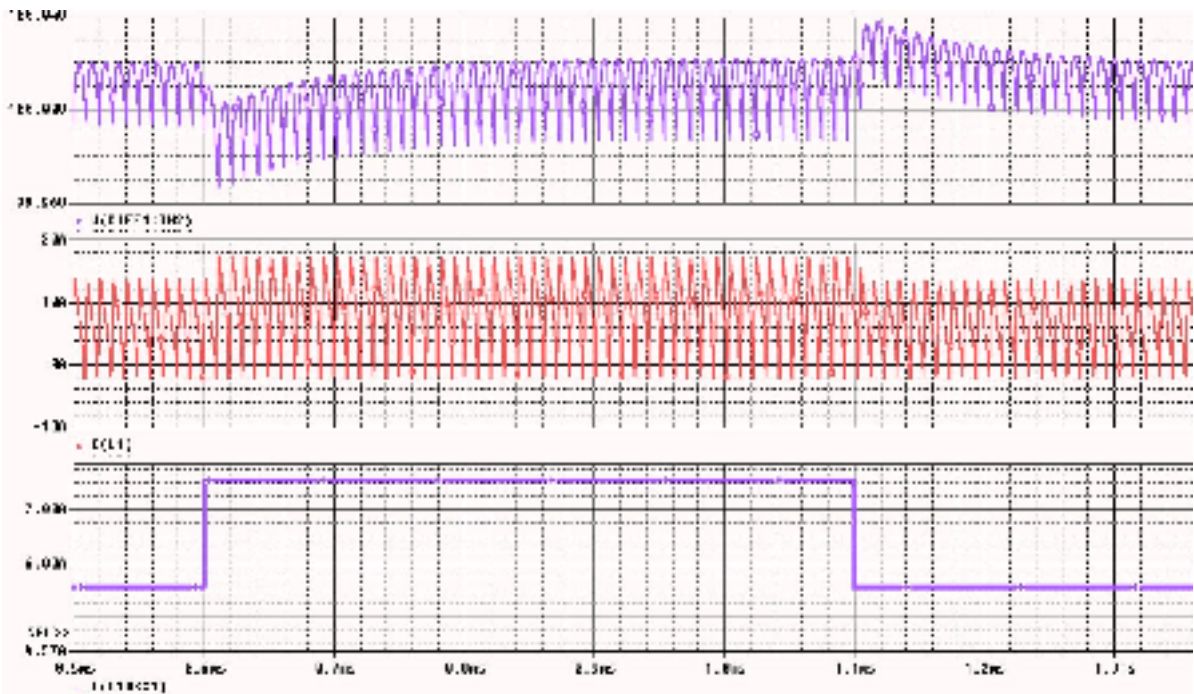


Рисунок 22 – Временные диаграммы напряжения на выходе МЗРУ, тока дросселя и нагрузки

На рисунках 23 и 24 укрупнённо приведены осциллограммы непосредственно в моменты изменения тока нагрузки. На осциллограмме видно, что время реакции при ступенчатых изменениях тока нагрузки составляет 1-2 периода, а полное заверение переходного процесса составляет 0,2 миллисекунды. Данная длительность переходных процессов близка к минимально возможной. Быстродействие переходного процесса имеет ограничение из-за максимальной длительности импульса управления силовым ключом ИСН в 0,9 периода. Это ограничение обусловлено

физическими процессами при макетировании. Такими как, размагничивание трансформатора датчика тока, оцифровка входных сигналов и расчёт длительности управляющего импульса силовых ключей.

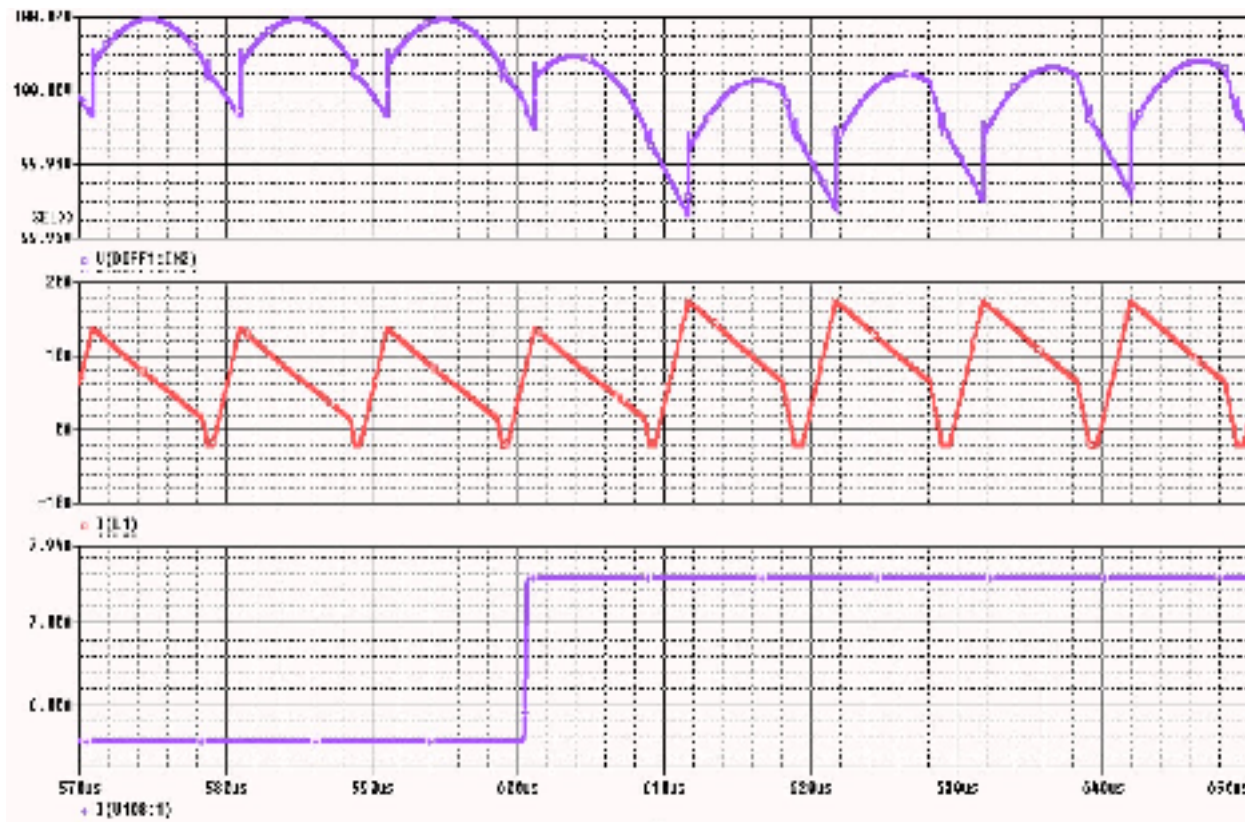


Рисунок 23 – Ступенчатое увеличение тока нагрузки

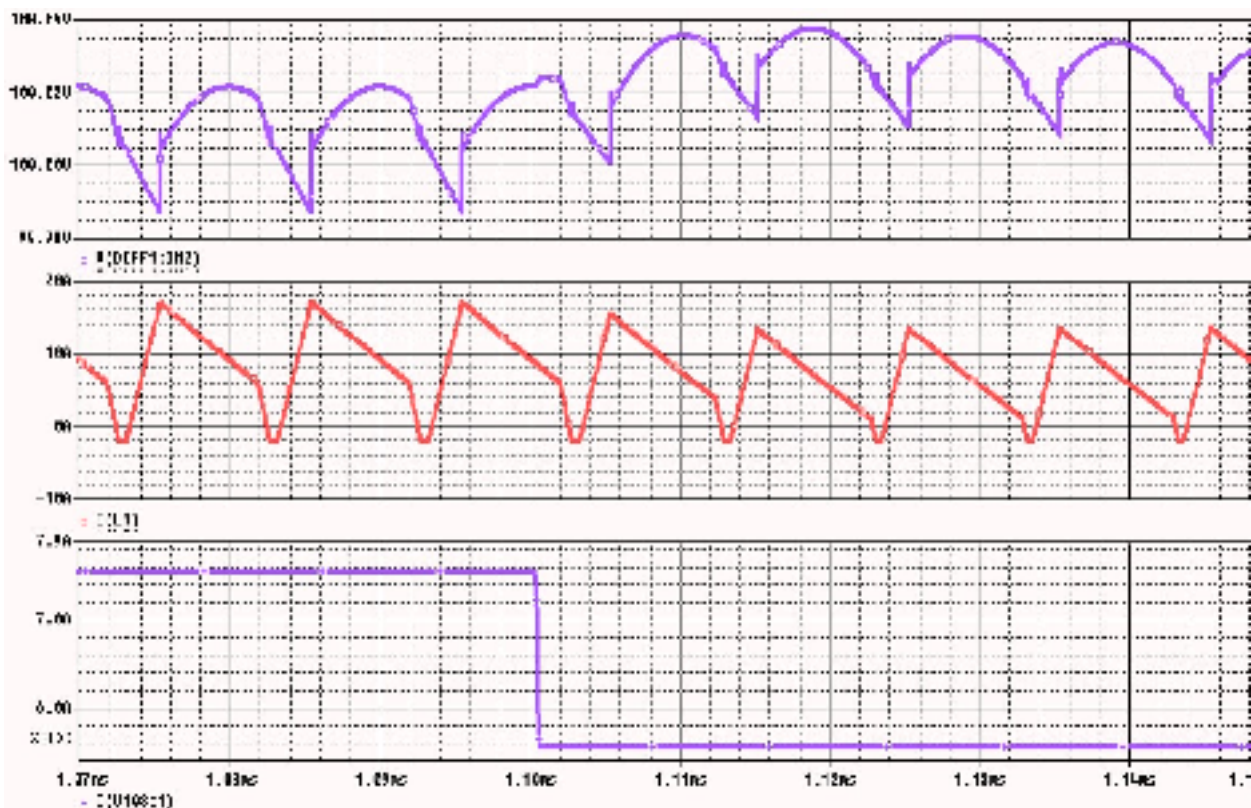


Рисунок 24 – Ступенчатое умещение тока нагрузки

Также было выполнено измерение КПД с изменением потребляемого тока нагрузки. Результаты измерения КПД приведены в таблице 1.

Таблица 1 – Результаты измерения КПД модели МЗРУ

№ п/п	Измерения по входу			Измерения по выходу			к.п.д (%)
	Напря- жение (В)	Ток (А)	Мощно- сть (Вт)	Напря- жение (В)	Ток (А)	Мощно- сть (Вт)	
1	73,41	11,728	860,9994	100,169	8,461	847,5299	98,435
2	73,36	12,83	940,8292	100,034	9,275	927,8154	98,616
3	73,283	14,34	1050,878	100,098	10,322	1033,212	98,318
4	73,166	16,682	1220,555	100,109	11,894	1190,696	97,553
5	73,108	17,845	1304,612	98,719	12,917	1275,153	97,741

2.12 Выводы по главе

Выполнен анализ методов управления ИСН. Выполнено компьютерное моделирование силовой цепи РУ с использованием SPICE-моделей силовых транзисторов и получены следующие результаты:

- Максимальное отклонение выходного напряжения, вызванное ступенчатым изменением тока нагрузки, происходит через 1-2 периода преобразования;

- Выход на уровень стабилизируемого напряжения при ступенчатом изменении нагрузки составляет менее 0,2 миллисекунд;

- Реализованные законы управления и используемая топология при моделировании обеспечивает высокое КПД на уровне 97-98%.

Полученные результаты позволили перейти к макетированию данных решений с использованием микропроцессорного управления.

3 Практическая реализация макета МЗРУ

На основании результатов моделирования и анализа предметной области разработан функциональный состав макета МЗРУ. Функциональная схема макета МЗРУ приведена на рисунке 25.



Рисунок 25 – Структурная схема МЗРУ

Силовой блок преобразователя выполнен в соответствии с выбранной топологией силовой цепи (Рисунок 2). Управляющее устройство обеспечивает функционирование МЗРУ в соответствии с синтезированным законом управления [27]. При реализации алгоритмов необходимо анализировать параметры силового блока преобразователя, для этого реализован блок обратной связи в виде отдельной платы. Также учитывая специфику управления мосфет транзисторами в состав блока управления введён специализированный драйвер. Для формирования питающего

напряжения использован лабораторный источник (SPS-606 GW INSTEK). Нагрузка выполнена в виде набора балансных резисторов.

3.1 Силовой блок преобразователя

Силовая схема макета реализована на базе быстродействующих мосфет транзисторов, имеющих низкое сопротивление канала сток-исток (Приложение А, Рисунок А.2 2: VT1-VT8).

В качестве активного элемента выступают два параллельно включённых дросселя имеющих общую индуктивность 19мГн, намотанный на тороидальный сердечник (0055550A2) с размерами 33*19,9*10,7 мм. Данный сердечник выполнен из порошкового материала MPP Molypermalloy и имеет следующие свойства:

- низкая магнитострикция и как следствие низкий уровень шумов;
- низкие удельные сопротивления;
- рабочие частоты до 200 кГц.

На схеме имеются входной и выходной фильтры, выполненные в виде высокочастотного фильтра на основе керамических конденсаторов и буферной емкости 880мкФ, наборной из 4 электролитических конденсаторов для уменьшения общего esr. Также на силовой схеме присутствуют два трансформатора тока для снятия и отслеживания параметров работы источника.

3.2 Драйвер силовых ключей

Схема (Приложение А, Рисунок А.1) реализована с использованием драйвера ключей верхнего и нижнего уровней IR2110 данный драйвер обладает следующими характеристиками:

- управляющие каналы разработаны для нагруженного функционирования полностью работоспособны до +500В или +600В;
- нечувствителен к отрицательным напряжениям при переходных процессах;

- диапазон напряжения питания драйверов 10...20В;
- блокировка при снижении напряжения;
- отдельное питание логики от 5В до 20В;
- смещение логики и общего питания $\pm 5В$;
- входы с КМОП триггерами Шмита с привязочными резисторами к общему питанию;
- тактирование логики выключения;
- согласованная задержка распространения для обоих каналов;
- выходы драйвера в фазе со входами;
- время вкл./выкл. 120/94 нс;
- согласованная задержка 10 нс.

К разъемам X1 и X4 (Приложение А, Рисунок А.1) подводится гальванически развязанное питание для коммутации верхних ключей. Разъемы X3, X6 подключаются непосредственно к силовой части для управления ключами. На разъем X2 выведены управляющие контакты, которые подключаются к плате управления МЗРУ. На разъем X2 подается напряжение питания логики драйвера. По разъему X7 подводится напряжение для коммутации нижних ключей.

3.3 Блок обратной связи

При управлении МЗРУ осуществляется коммутация ключей в соответствии с обозначенной диаграммой (Рисунок 3).

Интервал времени T1 задается ШИМ сигналом, где скважность зависит от цепи обратной связи (Приложение А, Рисунок А.3). Обратная связь выполнена в виде интегрирующей и дифференцирующей цепей реализованных на ОУ (lm741). Дифференциальная связь имеет смещение 1.2 вольта. Для вычисления скважности ШИМ сигнала производится оцифровка выходного сигнала ОУ. После оцифровки выполняется вычитание напряжения смещения по дифференцирующему каналу и полученный

результат суммируется со значением интегрирующего канала после чего вычисляется значение ШИМ сигнала.

Момент времени T2 рассчитывается по формуле (5). В схеме также предусмотрена возможность генерации момента T2 по срабатыванию компаратора для дополнительного ограничения.

Момент времени T3 фиксирован для режима большой мощности, а для режима малой мощности может быть рассчитан по формуле (6), или генерироваться по событию компаратора. Для генерации момента T3, компаратор подключается к переходу сток исток транзистора VT2 (Приложение А, Рисунок А.4).

3.4 Управляющее устройство

Так как дальнейшая реализация устройства должна основываться на радиационно-стойкой компонентной базе, то имеется ряд ограничений к выбору целевой платформы. Результаты анализа предметной области позволили подобрать наиболее подходящий под данную задачу СнК. 1986BE8T производства ОАО Миландр г. Зеленоград, удовлетворяет критериям выбора и имеет следующие характеристики [28]:

- ядро - ARM Cortex-M4F – 100/150 МГц, FPU;
- технология - КНИ-250 с аппаратной защитой и диагностикой;
- память - встроенная - 32 Кбайт СОЗУ память данных с ECC (SEC-DED) и однократно программируемая память программ 128 Кб;
- АЦП – 16 каналов, автокалибровка, шумоподавление, 250Квыб/с;
- стойкость СФ - 7.И, 7.С, 7. К темп. (t° -60°C...+125°C).

Для реализации макета было принято решение использовать более доступные и распространённые решения, не предназначенные для специального применения в условиях повышенной радиации с аналогичными параметрами.

На данный момент широкое распространение получили решения от фирмы STMicroelectronics, а именно семейство 32-разрядных микроконтроллеров, основанных на архитектуре cortex. Изначально выбор пал на отладочную плату, в основе которой лежал микроконтроллер stm32f103vgt6. Микроконтроллер stm32f103c8t6 обладает следующими основными характеристиками: ядром ARM Cortex-M3, с 64 Кб памяти программ и 20 Кб ОЗУ, максимальная тактовая частота 72MHz, 2 встроенных АЦП разрядностью 12-бит [29]. При реализации алгоритмов выявилась нехватка производительности выбранного микроконтроллера, после чего он был заменён на более производительный микроконтроллер той же фирмы, а именно STM32F407VGT6 с ядром ARM Cortex-M4F, с 1 Мб памяти программ и 193 Кб ОЗУ в 100-выводном корпусе LQFP100 с тактовой частотой 168 MHz.

Встроенные операции с плавающей точкой (FPU), 2 встроенных АЦП разрядностью 12-бит [30].

3.5 Программное обеспечение управляющего устройства

Программное обеспечение (ПО) управляющего устройства разработано на языке «С». Для компиляции под архитектуру cortex m4 использовался набор инструментов GNU Arm Embedded Toolchain [31]. Сборка проекта осуществлялась с помощью утилиты make структура «Makefile», приведена в приложении Б. Функциональная схема разработанного программного обеспечения приведена на рисунке 26.



Рисунок 26 – Структурная схема ПО

Модуль генерации временных интервалов выполнен на 32-битном таймере, который генерирует пять запросов на прерывания (t_0 , t_1 , t_m , t_2 , t_3) в различные интервалы времени. Данный модуль осуществляет коммутацию ключей в расчётные моменты времени, так как коммутация должна осуществляться с минимальными задержками, то таймер имеет наивысший приоритет прерывания наравне с модулем внешних прерываний. Один из векторов этого таймера t_m можно условно отнести к модулю управления, в этом векторе осуществляется запуск АЦП, а также разрешение прерывания обработки событий в моменты времени t_2 и t_3 .

События t_2 и t_3 могут быть обработаны как модулем генерации временных интервалов, так и модулем внешних прерываний. Так как оба модуля имеют одинаковый приоритет они не вытесняют друг друга и каждое событие обрабатывается модулем, сгенерировавшим запрос на прерывание. По окончании работы этого модуля производится принудительная блокировка дублирующего модуля во избежание повторной коммутации.

Модуль внешних прерываний отслеживает события от двух компараторов. Один компаратор осуществляет дополнительное ограничение по минимальному уровню тока при коммутации в момент времени t_2 , второй обнаруживает момент перехода тока дросселя через ноль, формирует задержку до того, как отрицательный ток не достигнет нужного значения и производит коммутацию ключей (t_3). Временной интервал задержки рассчитывается исходя из индуктивности дросселя и необходимой величины обратного тока.

Модуль коммутации осуществляет переключение пары ключей с заданной задержкой, которая может варьироваться от 30 до 250 нс. Данная задержка необходима для завершения переходных процессов в мосфет транзисторах во избежание протекания сквозных токов и зависит от заряда, полученного паразитной емкостью сток-исток. Для регулирования задержки используется модуль ядра микроконтроллера data watchpoint trigger (DWT). Использование DWT обуславливается возможностью регулирования интервала с погрешностью в +1 такт. Модуль DWT имеет регистр CYCCNT, который считает количество тактов ядра микропроцессора с момента обнуления. Ядро микропроцессора работает на частоте 168 МГц, то есть минимальный временной интервал регулирования составляет 6 нс. Программная реализация модуля коммутации ключей приведена в листинге 1.

Листинг 1 – Модуль коммутации ключей

```
void NOPS1(uint32_t PIN1, uint32_t PIN2, uint8_t sleep)
{
    DWT->CYCCNT = 0; //Обнулить счетчик
    GPIOA->BSRR=PIN1;
    t:
    if(DWT->CYCCNT < sleep) goto t;
    GPIOA->BSRR=PIN2;
}
```

Модуль внешнего управления осуществляет обмен информацией по протоколу UART на скорости 115200. Со стороны внешнего устройства могут поступать команды на блокировку временных интервалов и установку

их значений, при этом можно принудительно включить или отключить работу компаратора. Формат и обработка входных пакетов максимально упрощены для уменьшения нагрузки на процессорное ядро. Пакет состоит из 3 байт, где: 1 байт – это номер функции обработчика, 2-3 байты – функциональные данные. Функции обработчика выполнены в виде массива указателей на функции, для ускорения процесса обращения. С управляющего устройства по DMA каналу в циклическом режиме передается текущее значение временных интервалов, и данные, полученные при оцифровке входных параметров.

Модуль АЦП работает в инжекторном режиме, и формирует 4 последовательных выборки из 4 отдельных каналов. Разрядность преобразования 16 бит на скорости 2.4 Msps. По окончании выборки модуль АЦП генерирует прерывание запуская вычислительный модуль.

Вычислительный модуль осуществляет расчёт временных интервалов. Временной интервал t_1 формируется на основе значений дифференциальной и интегрирующей цепей. Сигнал интегрирующей цепи поступает на вход АЦП со сдвигом 1,5 вольта, это необходимо для слежения за отклонениями. Следуя из этой особенности необходимо вычесть смещения из результирующего значения обеих цепей. Момент времени t_2 зависит от момента времени t_1 , и рассчитывается в соответствии с текущим режимом работы. Для режима большой мощности t_2 вычисляется по формуле 5, а для режима малой мощности по формуле 6 где: t_{cn} время спада тока дросселя от уровня I_a , K_{px} – коэффициент, показывающий, какую часть периода занимает процесс «рабочего хода», т.е. процесс преобразования энергии, а T – период преобразования. Приход в режим малой мощности осуществляется, когда нарушается условие $t_{cn} < t_1$.

$$t_2 = U_2(K_{px}T - t_1)/U_1 \quad (5)$$

$$t_2 = -U_2t_1/(U_1-U_2) + U_2t_{cn}/(U_1-U_2) \quad (6)$$

Модуль управления осуществляет первоначальную инициализацию МЗРУ, контролирует взаимодействие функциональных блоков между собой, и проводит проверку на очередность следования временных интервалов. Все вычисления являются целочисленными и выражены в условных единицах, это сказывается на точности вычисленных значений, и необходимо для оптимизации скорости работы алгоритма. Данная особенность может критично повлиять, когда источник принимает такое состояние, где два временных интервала расположены на минимальном удалении друг от друга.

Исходный код программы приведён в приложении В.

3.6 Результаты макетирования

Результаты макетирования приведены на рисунках 27-29. Напряжение стабилизации в данном случае равно 50В, входное напряжение, эмитирующее АКБ составляет 31В, постоянная составляющая тока равна 6А, а приращение тока при ступенчатых изменениях составляет 2А. На всех рисунках верхний луч – переменная составляющая выходного напряжения МЗРУ, средний луч – выход с трансформатора тока ТА1 (Приложение А, Рисунок А.2), нижний луч – момент коммутации нагрузки.

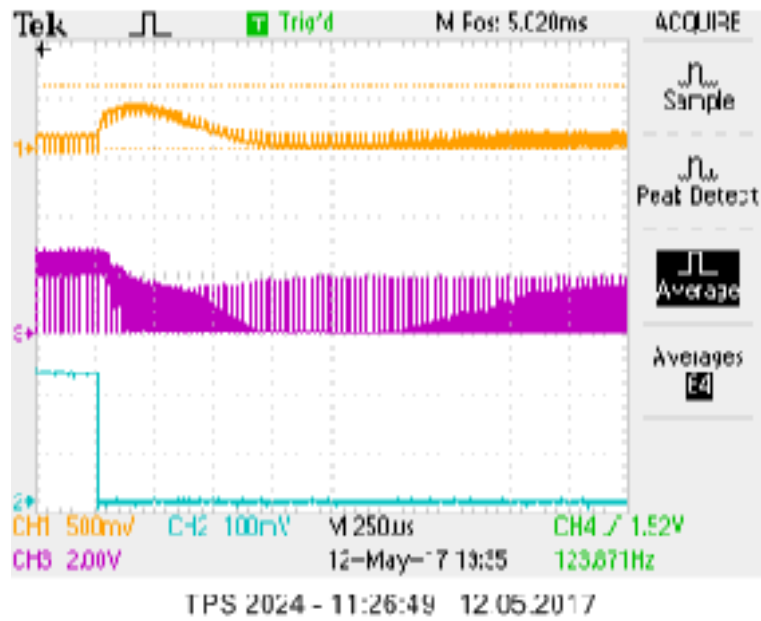


Рисунок 27 – Временные диаграммы напряжения на выходе макета МЗРУ, тока дросселя и сигнал коммутации нагрузки

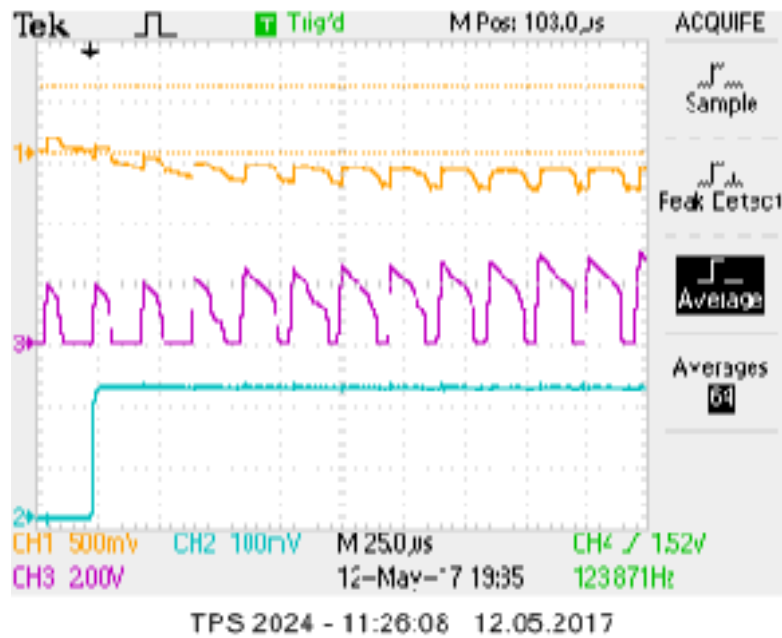


Рисунок 28 – Ступенчатое увеличение тока нагрузки

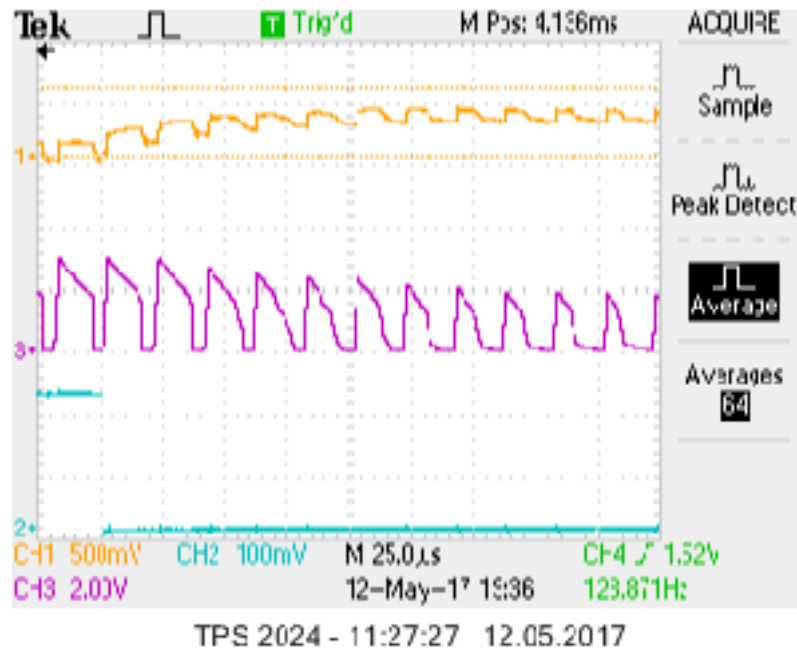


Рисунок 29 – Ступенчатое уменьшение тока нагрузки

На осциллограмме видно (Рисунок 28, 29), что время реакции при ступенчатых изменениях тока нагрузки составляет 3-5 периодов, а время полного завершения переходного процесса не более 0,75 мс..

Также было выполнено измерение КПД, результаты испытания приведены в таблице 2.

Таблица 2 – Результаты измерений КПД макета МЗРУ

№ п/п	Измерения по входу			Измерения по выходу			к.п.д (%)
	Напря- жение (В)	Ток (А)	Мощно- сть (Вт)	Напря- жение (В)	Ток (А)	Мощно- сть (Вт)	
1	54,62	7,618	416,09	70,30	5,770	405,63	97,48
2	56,52	7,89	445,94	72,74	5,978	434,84	97,51
3	56,51	7,88	445,29	72,54	5,994	434,80	97,64
4	53,75	7,498	403,01	69,08	5,696	393,48	97,63
5	56,85	8,402	477,65	75,27	6,200	466,67	97,70

Результаты испытания макета сопоставимы с результатами, полученными на этапе моделирования. Однако быстродействие незначительно отстаёт от результатов моделирования – это связано с искусственным занижением быстродействия путём введения резистора R12 (Приложение А, Рисунок А.3) в быстродействующий контур обратной связи. Данное допущение необходимо в процессе отладки алгоритмов реализуемого закона управления. Также замедление быстродействия вызвано необходимостью введения двух сглаживающих конденсаторов С7, С8 (Приложение А, Рисунок А.3) на выходе ОУ для устранения помех, связанных с наводками на длинных соединениях, идущих от платы обратной связи к плате управления.

3.7 Выводы по главе

Выполнено макетирование аппаратного блока МЗРУ, а также разработано программное обеспечение, реализующее закон управления силовой цепи. В заключение проведено тестирование полученных решений. Результаты реализованного макета сопоставимы с результатами, полученными в главе 2. Результаты тестирования макета приведены ниже:

- реакция на изменение нагрузки не более 7-х периодов частоты преобразования;
- выход на уровень стабилизируемого напряжения при ступенчатом изменении нагрузки составляет не более 0,75 мс.;
- реализованные законы управления и используемая топология при макетировании обеспечивает КПД на уровне 97-98%.

ЗАКЛЮЧЕНИЕ

В ходе диссертационной работы проведено патентное исследование, согласно ГОСТ Р 15.011-96 и проведен анализ предметной области. По результатам анализа предметной области был сделан вывод об актуальности реализации ИСН, обеспечивающего высокую стабильность питающих напряжений РЭА с высоким КПД преобразования электрической энергии (до 97%), а также обеспечение "мягкого" переключения силовых транзисторных ключей. Исходя из требований по импортозамещению, изложенных в постановлениях правительства РФ, реализация устройства должна осуществляться на отечественной элементной базе.

В соответствии с полученным заданием на выпускную квалификационную работу было выполнено исследование процессов передачи энергии и стабилизации выходного напряжения в МЗРУ. Для чего разработана модель, и изготовлен физический макет МЗРУ. Проведено моделирование процессов в МЗРУ, и исследование работы физического макета МЗРУ с реализацией алгоритмов управления, обеспечивающих работу в режиме РУ, а также выполнено тестирование реализованных решений.

Результаты работы соответствуют заданию на ВКР. В дальнейшем необходимо реализовать режим работы ЗУ и мягкий старт, а также осуществить переход на радиационно-стойкую элементную базу. Реализация управляющего устройства планируется в двух направлениях: реализация на СМК отечественного производства; реализация в виде конечных автоматов и перенос в базис БМК. Выбранные устройства и их основные характеристики приведены ниже.

СМК - 1986BE8T АЕНВ.431290.107ТУ ОАО Миландр г. Зеленоград:

- Ядро - ARM Cortex-M4F – 100/150 МГц, FPU;
- Технология - КНИ-250 с аппаратной защитой и диагностикой;

– Память - встроенная - 32 Кбайт СОЗУ память данных с ЕСС (SECC-DED) и однократно программируемая память программ 128 Кб;

– АЦП – 16 каналов, автокалибровка, шумоподавление, 250Квыб/с;

– Стойкость СФ - 7.И, 7.С, 7. К темп. (t° -60 $^{\circ}$ С...+125 $^{\circ}$ С);

– Корпус - 4244.256-3 (металлокерамический).

БМК - 5540ТН014А АЕЯР.431260.901ТУ-ЛУ АО НИИМЭ и Микрон:

– Технология - КНИ- 240 с аппаратной защитой. 2,5 Млн. вентил;

– Память - встроенная ОЗУ, ПЗУ;

– Частота - 180 МГц;

– Стойкость СФ - 7х согл. ГОСТ РВ 20.39.414.2 (t° -60 $^{\circ}$ С...+125 $^{\circ}$ С);

– Корпус - 4245.240-6.01/х.

АЦП - 5400ТР045А-016 АЕЯР.431320.721ТУ ДЗ Союз/Микрон:

– Быстродействие -1,2 Мв/сек;

– Разрядность – 12 бит;

– Стойкость СФ - согл. ГОСТ РВ 20.39.414.2 (t° -60 $^{\circ}$ С...+125 $^{\circ}$ С);

– Корпус - 5123.28-1.

Список сокращений

МЗРУ – Многомодульное зарядно-разрядное устройство

КА – Космический аппарат

ШИМ – Широтно-импульсная модуляция

СНК – Система на кристалле

ИСН – Импульсный стабилизатор напряжения

РУ – Разрядное устройство

ЗУ – Зарядное устройство

ЭПА – Электропитание аппаратуры

УУ – Управляющее устройство

БЭА – Бортовая электронная аппаратура

СЭП – Система электропитания

ГЛПН – Генератор линейно-параболического напряжения

ZVS – Zero Voltage Switching

Список используемых источников

- 1 . Шиняков, Ю.А. Структуры систем электроснабжения низкоорбитальных космических аппаратов. / Шиняков Ю.А., Гуртов А.С., Гордеев К.Г., Ивков С.В. //Авиационная и ракетно-космическая техника. – 2010. – №1. – С. 103-113.
- 2 . Винтоняк, Н.П. Методика проектирования программного обеспечения микроконтроллеров для быстродействующих систем управления / Винтоняк Н.П., Федотов В.А., Семенов В.Д. // Доклады ТУСУРа. – 2015. – № 2(36). – С. 175-179.
- 3 . В. MahdaviKhah. Digitally controlled multi-phase buck-converter with merged capacitive attenuator / В. MahdaviKhah, P. Jain, A. Prodic // Applied Power Electronics Conference and Exposition (APEC), 2012 Twenty-Seventh Annual IEEE. 2012.
- 4 . Краснобаев, Ю.В. Определение допустимых значений выходного импеданса автономной системы электропитания / Ю.В.Краснобаев, И.Н.Пожаркова // Вестник Сибирского аэрокосмического университета. – Красноярск: Вып. 3 (16)., 2007. – С. 91-96.
- 5 . ECSS-E-ST-20C [Электронный ресурс] // European Cooperation for Space Standardization – Режим доступа: <http://ecss.nl/standard/ecss-e-st-20c-electrical-and-electronic>
- 6 . Алатов, И.В. Импульсные стабилизаторы напряжения с шунтовым принципом регулирования / И.В.Алатов, Д.В.Капулин, Ю.В.Краснобаев. – Красноярск: ИПК СФУ, 2013. – 170 с.
- 7 . Мягкий старт импульсного блока питания [Электронный ресурс] Саундбаррель // – Режим доступа: http://soundbarrel.ru/pitanie/ibm_06.html
- 8 . Коблев, Б.А. Стабилизаторы напряжения переменного тока / Коблев Б.А., Курзин Н.Н // Политематический сетевой электронный научный журнал Кубанского государственного аграрного университета. – 2017. – Т. 60, №130. – С. 469 -479.

9. Кондаков, Е.В. Импульсные преобразователи и стабилизаторы напряжения: учебно-методическое пособие / Е.В. Кондаков. – Ростов-на-Дону: Южный федеральный университет 2014. – 41 с.
- 10 . Зайцев, Г.Ф. Импульсный стабилизатор напряжения с принципом управления по отклонению / Г.Ф. Зайцев, В.Л. Булгач, Ю.В. Каргаполов // Вісник ДУІКТ. – Т.8, №1. – 2010. – С.74-79.
11. Бабенко, В.П. Методические особенности компьютерного моделирования шим-контроллеров / В.П. Бабенко, В.К. Битюков // Учебный эксперимент в образовании. – №2(74). – 2015г. – С.60-74.
- 12 . Михальченко, С.Г. Динамические режимы функционирования преобразователя напряжения с частотно-импульсной модуляцией / Михальченко С.Г., Бородин К.В. // Доклады Томского государственного университета систем управления и радиоэлектроники. № 1-1.– 2012. – С. 278-287.
13. Импульсный стабилизатор напряжения – принцип работы стабилизатора [Электронный ресурс] ostabilizatore.ru. – Режим доступа: <http://ostabilizatore.ru/impulsnyj-stabilizator-naprjazhenija.html>
- 14 . Соустин, Б.П. Системы электропитания космических аппаратов / Б.П. Соустин, В.И. Иванчура, А.И. Чернышев, Ш.Н. Исляев. // Новосибирск: ВО «Наука». Сибирская издательская фирма. – 1994. – С. 318.
- 15 . Хусаинов, Ч.И. Высокочастотные импульсные стабилизаторы постоянного напряжения. // Энергия. – 1980. – С.25-89.
- 16 . Способ управления импульсным стабилизатором постоянного напряжения. // RU 2254606 С2 04.03.2006.
17. Dc to dc converter and method for reducing overshoot // US 20100219803 A1 23.02.2010.
18. Импульсный стабилизатор напряжения [Электронный ресурс] StudFiles. – Режим доступа: <https://studfiles.net/preview/5970886/page:13>
- 19 . Гаврилов, П.Д. Проблемы определения потерь в преобразователях частоты с ШИМ при использовании транзисторных модулей различных

- производителей / Гаврилов П.Д., Лир Е.А. // Вестник Кузбасского государственного технического университета. – 2004. – С. 59-63.
- 20 . Способы повышения эффективности импульсных преобразователей [Электронный ресурс] Время электроники. – Режим доступа: <http://www.russianelectronics.ru/leader-r/review/micro/doc/44130/>
- 21 . Соустин, Б.П. Системы электропитания космических аппаратов / Б.П. Соустин, В.И. Иванчура, А.И. Чернышев, Ш.Н. Исляев. – Новосибирск: ВО «Наука». Сибирская издательская фирма. – 1994. – 318 с.
22. Цыпкин, Я.З. Теория линейных импульсных систем. / Я.З. Цыпкин. – Москва: Физматгиз. – 1963. – 968 с.
23. Манаков, А.В. Синтез и исследование быстродействующего импульсного стабилизатора напряжения с ШИМ / А.В. Манаков, В.И. Иванчура, Б.П. Соустин // Техническая электродинамика. – 1987. – №1. – С. 43-51.
- 24 . Waffler S. Efficiency Optimization of an Automotive Multi-Phase Bi-directional DC-DC Converter // Proc. 6th International Power Electronics and Motion Control Conference (ECCE Asia IPEMC), – 2009. – С. 19-25.
- 25 . Краснобаев, Ю.В. Анализ электромагнитных процессов в повышающе-понижающем преобразователе с возможностью реверса потока энергии и повышенным коэффициентом полезного действия. / Ю.В. Краснобаев, В.В. Захаров, М.А. Карнаухов // Вестник Сибирского государственного аэрокосмического университета. – 2014. – Вып. 3 (455). – С. 100-107.
26. Краснобаев, Ю.В. Проектирование систем электропитания: учеб. пособие по курсовому и дипломному проектированию для студентов электротехнических специальностей / Ю.В. Краснобаев, Е.Е. Носкова. – Красноярск: ИПЦ КГТУ. – 2000. – С.100.
27. Пат. 2460114 Российская Федерация, МПК G05F1/00, Способ управления импульсным стабилизатором напряжения / Краснобаев Ю.В., Капулин Д.В., Непомнящий О.В., Хабаров В.А., Гончарук Д.В. – заявл. от 22.07.2011; опубл. 27.08.2012.

- 28 . Микросхема 32-разрядного микроконтроллера для аппаратуры специального назначения 1986VE8Т, К1986VE8Т, К1986VE8ТК, К1986VE8Н4 1986VE81Т, К1986VE81Т, К1986VE81ТК, К1986VE81Н4 [Электронный ресурс] Миландр – Режим доступа: <https://ic.milandr.ru/upload/iblock/393/393a6e3a342c5e6003044990c5797b35.pdf>
- 29 . Datasheet [Электронный ресурс] STMicroelectronics– Режим доступа: <http://www.st.com/content/ccc/resource/technical/document/datasheet/33/d4/6f/1d/df/0b/4c/6d/CD00161566.pdf/files/CD00161566.pdf/jcr:content/translations/en.CD00161566.pdf>
- 30 . Datasheet [Электронный ресурс] STMicroelectronics– Режим доступа: <http://www.st.com/content/ccc/resource/technical/document/datasheet/ef/92/76/6d/bb/c2/4f/f7/DM00037051.pdf/files/DM00037051.pdf/jcr:content/translations/en.DM00037051.pdf>
- 31 . GNU Arm Embedded Toolchain [Электронный ресурс] launchpad – Режим доступа: <https://launchpad.net/gcc-arm-embedded>

ПРИЛОЖЕНИЕ А

Схемы электрические принципиальные

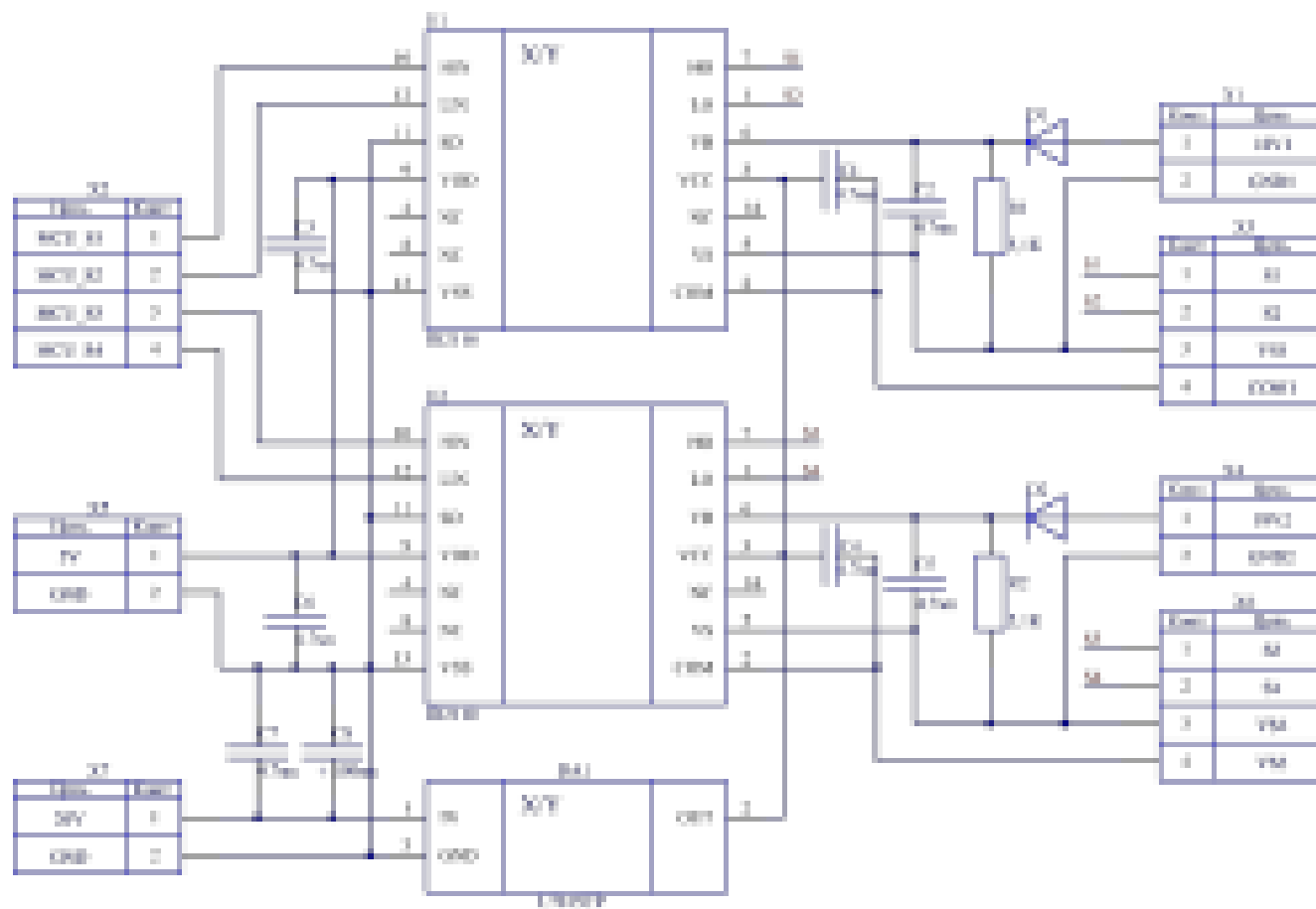


Рисунок А.1 – Схема драйвера силовых ключей

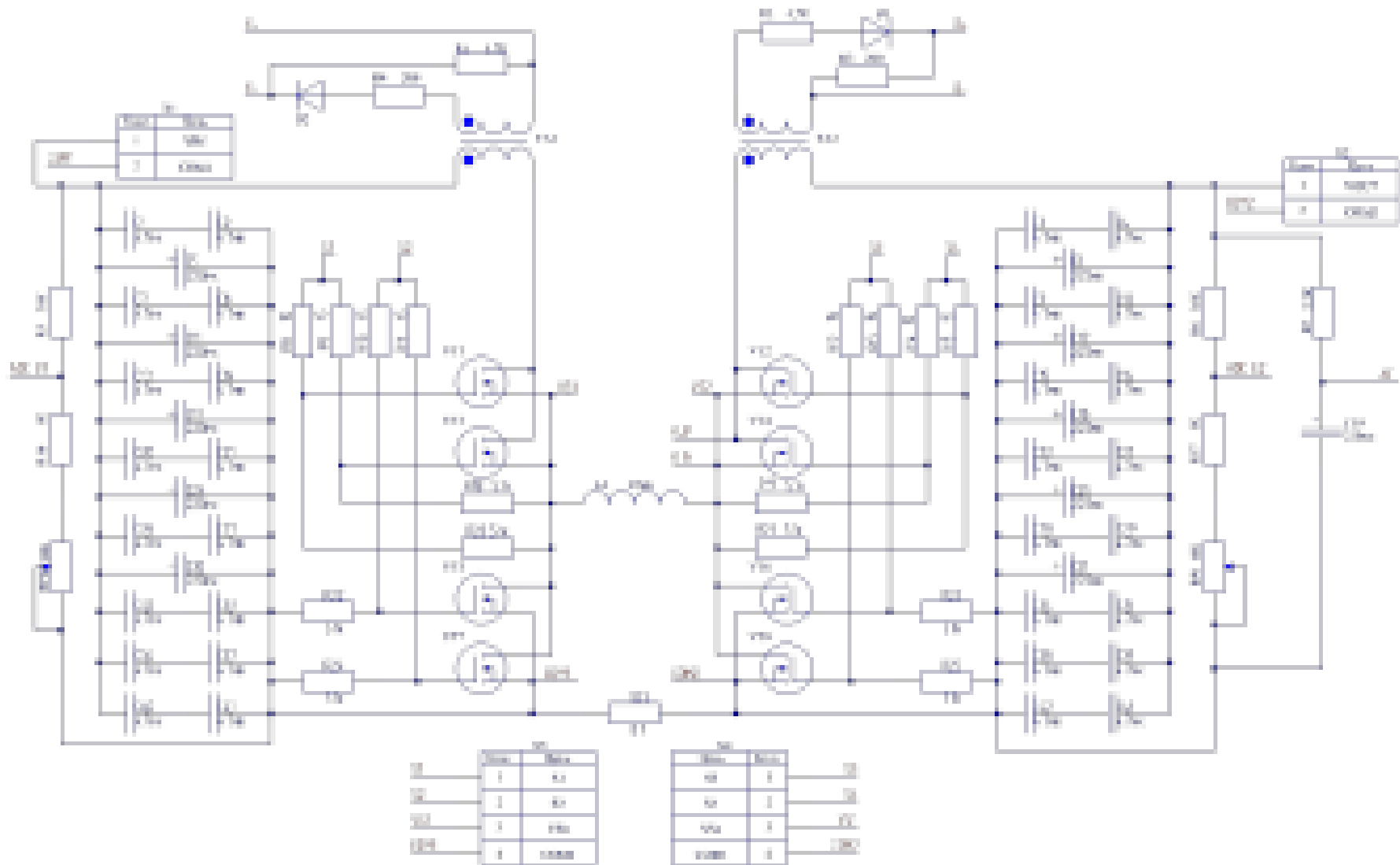


Рисунок А.2 – Схема силовой цепи МЗРУ

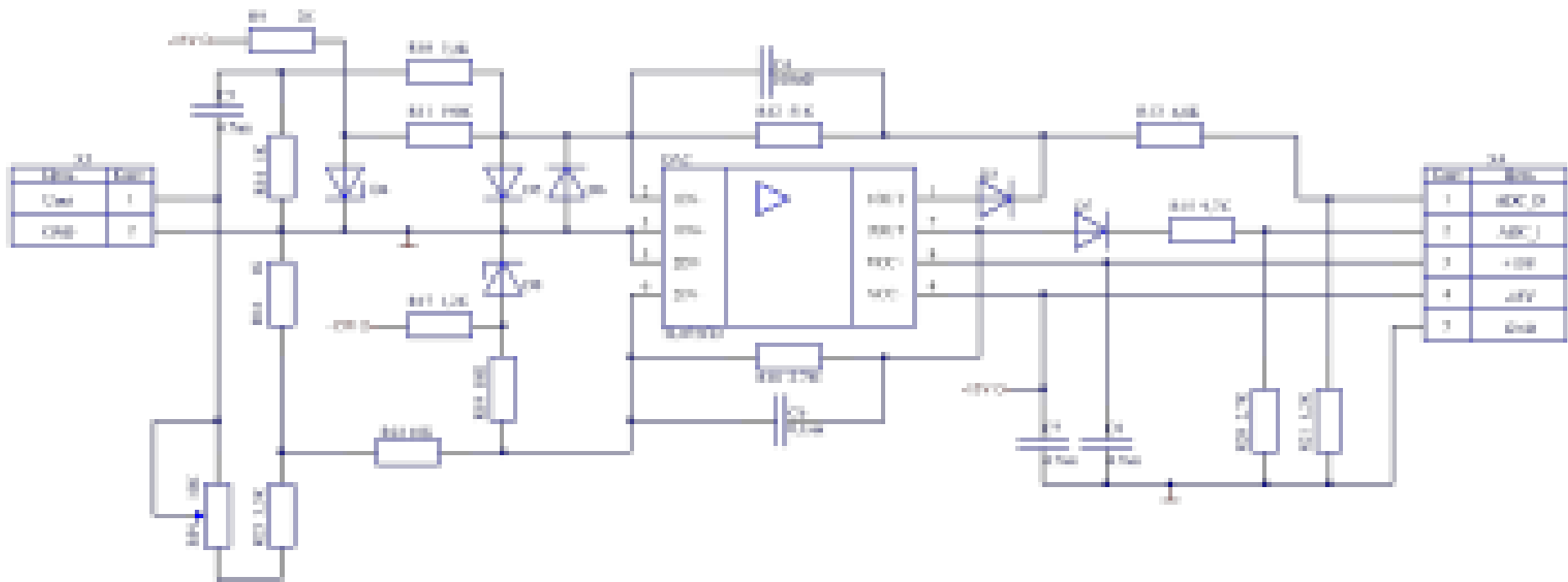


Рисунок А.3 – Схема обратной связи МЗРУ

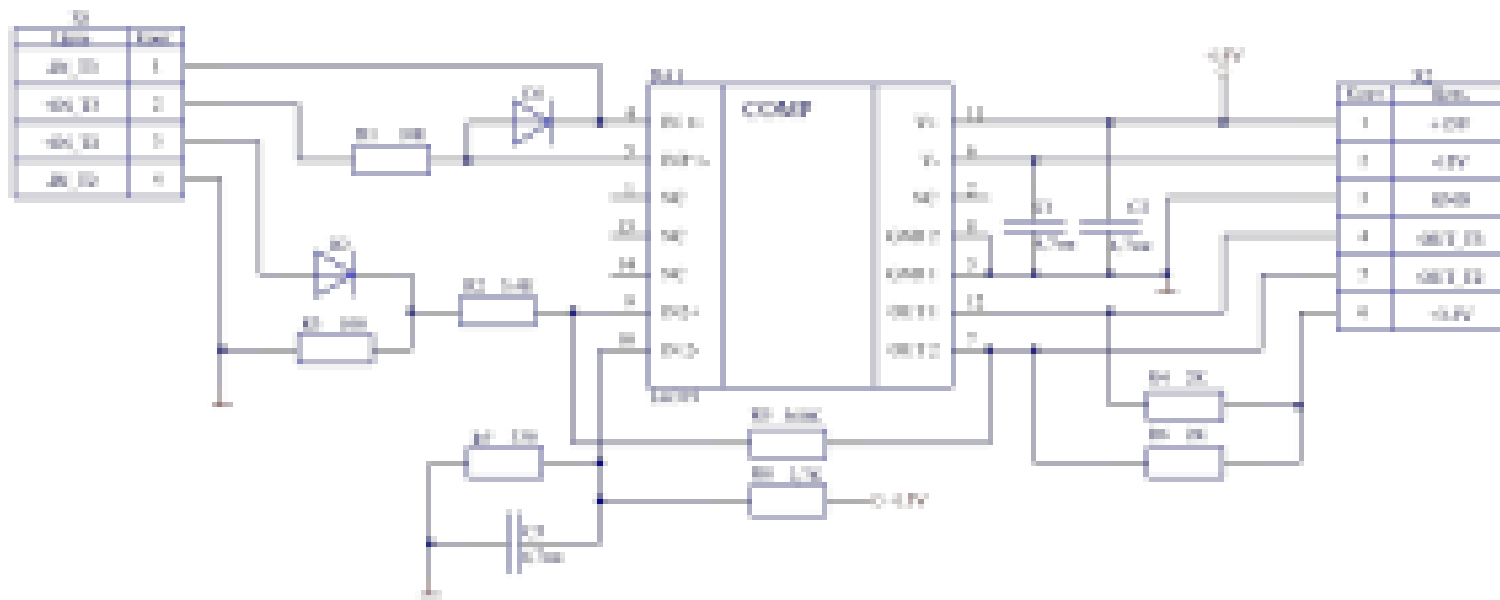


Рисунок А.4 – Схема блока компараторов

ПРИЛОЖЕНИЕ Б

Файл сборки программы

```
#Путь к хедерам
HEADERPATH=-I./System/Inc
#Путь к исходникам
SOURCEPATH=./ ./System/Src
#Стартап файл
STARTUPPATH=./System/Src/startup_stm32f40xx.s
#Файл линкера
LINKERSCRIPT=System/LinkerScript.ld
#Каталог для сбора релиза
RELISEPATH=Relise
#Каталог для сбора дебага
DEBUGPATH=Debug
#-----
-----

#Путь до тулчана
GCC_ARM_TOOLCHAIN_PATH=/home/a-z/Tools/gcc-arm-none-eabi-5_4-
2016q3/bin/
#СИ компилятор
CC=$(GCC_ARM_TOOLCHAIN_PATH)arm-none-eabi-gcc
#Ассемблер интерпретатор
AC=$(GCC_ARM_TOOLCHAIN_PATH)arm-none-eabi-as
#Формовщик бинарных файлов
OBJCOPY=$(GCC_ARM_TOOLCHAIN_PATH)arm-none-eabi-objcopy
STLINKPATH=~./Tools/stlink/build/Release/
#Флаги для компиляции релиза СИ файлов
CFLAGSBUILD= -mcpu=cortex-m4 -mlittle-endian -mthumb -g
#Флаги для компиляции релиза АС файлов
ACFLAGSBUILD= -mcpu=cortex-m4 -mlittle-endian -mthumb -g
#Флаги для линковки
LIFLAGSBUILD= -mcpu=cortex-m4 -mlittle-endian -mthumb -Wl,--gc-
sections -g
#=====
=====

#-----
-----

#Добавляем суффикс для поиска си файлов
SOURCES_SUF=$(addsuffix /*c,$(SOURCEPATH))
#Составляем список си файлов
SOURCES=$(wildcard $(SOURCES_SUF))
#Генерируем список объектных файлов для цели билд отсекая пути
по каталогам
SOURCEOBJC1= $(addprefix $(RELISEPATH)/obj/, $(notdir
$(SOURCES:.c=.o)))
#SOURCEOBJC= $(notdir $(SOURCES:.c=.o))
SOURCEOBJAS= $(addprefix $(RELISEPATH)/obj/, $(notdir
$(STARTUPPATH:.s=.o)))
VPATH:= $(SOURCEPATH)
```

```

#=====
=====

all: dir build
    @echo 'Building target1: $@'

build:$(RELISEPATH)/out.bin
    @echo 'Building target2: $< $@'

$(RELISEPATH)/out.bin:$(RELISEPATH)/out.elf
    @echo 'Building target9: $< $@'
    $(OBJCOPY) -O binary $< $@

$(RELISEPATH)/out.elf:$(SOURCEOBJC1) $(SOURCEOBJAS)
    @echo 'Building target8: $< $@'
    $(CC) $(LIFLAGSBILD) -T./$(LINKERSRIPT) $(SOURCEOBJC1)
    $(SOURCEOBJAS) -o $@

#Компиляция СИ файлов
$(RELISEPATH)/obj/%.o:%.c
    @echo 'Building target6: $< $@'
    $(CC) $(CFLAGSBILD) $(HEDERPATH) -c $(addprefix -
I/, $(SOURCEPATH)) $< -o $@

$(RELISEPATH)/obj/%.o:%.s
    @echo 'Building target7: $< $@'
    $(AC) $(ACFLAGSBILD) $(HEDERPATH) -c $(addprefix -
I/, $(SOURCEPATH)) $< -o $@

download: dir $(RELISEPATH)/out.bin
    @echo 'Building target7: $< $@'
    $(STLINKPATH)st-flash write $(RELISEPATH)/out.bin 0x08000000
downloadOCD: dir $(RELISEPATH)/out.bin
    /home/a-z/EmbeddedArm/openocd-bin/bin/openocd -f /home/a-
z/EmbeddedArm/openocd-
bin/share/openocd/scripts/interface/stlink-v2.cfg -f /home/a-
z/EmbeddedArm/openocd-
bin/share/openocd/scripts/target/stm32f1x_stlink.cfg -c "init" -
c "reset init" -c "flash write_image erase /home/a-
z/TestCustomIDE/testprojekt/Relise/out.bin 0x08000000" -c
"reset" -c "shutdown"
dir:
    @mkdir Relise/obj -p
    clear

clear:
    rm -rf -R Relise
    clear

```


ПРИЛОЖЕНИЕ В

Исходный код программы

```
/**
*****
*****
* @file    main.c
* @brief   Main.
*
*****
*****
* @attention
* ====External interrupt====
* A1 - T3
* E2 - T2
*
* ====Debug=====
* A2 - UART TX
* A3 - UART RX
*
* ====Output=====
* A4 - S1
* A5 - S2
* A6 - S3
* A7 - S4
*
* ====Analog input==
* C4 - U1
* C5 - U2
* B1 - интегратор
* B0 - динамика
*****
*****
*/

#include "stm32f4xx.h"
#include "ADC.h"
#include "MainInit.h"
#include "UART.h"

// #define SR_U    //включить усреднение
// #define COMUTATE //включить коммутацию
#define NOFIXTCN //включить расчёт Tcn

volatile uint8_t MainMass[22]={0xF0,0xC3,0x0F};
struct Format
{
```

```

uint16_t T1;
int32_t T2;
uint16_t T3;
uint16_t Tcn;
uint16_t U1;
uint16_t U2;
uint16_t Uin;
uint16_t Udin;
uint8_t Regim;
} volatile *MainStr;

#define DEFAULT_SPED 70
/*
#define SR //включить усреднение
#define COMMUTATION //включить коммутацию нагрузки
*/

float localT1;

uint8_t regimrab=0;
#define DEFAULT_T 724 //36,25MHz/(0+1)/240 =50069,060773481Гц
#define DEFAULT_T1 205 //205
#define DEFAULT_T2 567//567
#define DEFAULT_T3 663//663
#define DEFAULT_TCN 100 //663

/*****debug value*****/

volatile uint8_t Uart_transmit_state=0;
void Uart_Transmit_DMA(volatile uint8_t *date_buffer, uint32_t
date_size);
/* _____ */

volatile uint16_t Del_T0;
volatile uint16_t Del_T1;
volatile uint16_t Del_T2;
volatile uint16_t Del_T3;

volatile float localT2;
volatile float localT2_2;

void SetParamT1(uint8_t data);
void SetParamT2(uint8_t data);
void SetParamT3(uint8_t data);

void SetParamDelT0(uint8_t data);

```

```

void SetParamDelT1(uint8_t data);
void SetParamDelT2(uint8_t data);
void SetParamDelT3(uint8_t data);

void SetParamHARD(uint8_t data);

typedef void (*EventHandler)(uint8_t date);

EventHandler Handler[8];

uint8_t GSCS=1;

void NOPS0(uint32_t sleep)
{
    DWT->CYCCNT = 0; //обнулить счетчик
    r:
    if(DWT->CYCCNT < sleep) goto r;
}

void NOPS1(uint32_t PIN1, uint32_t PIN2, uint8_t sleep)
{
    DWT->CYCCNT = 0; //обнулить счетчик
    GPIOA->BSRR=PIN1;
    t:
    if(DWT->CYCCNT < sleep) goto t;
    GPIOA->BSRR=PIN2;
}

int main(void)
{
    PLL_cloc_init();
    Init_GPIO();
    Iint_ADC();
    Timer_To_init(1);
    InitEXTI();
    Uart_Init(960000);

    MainStr=(struct Format *) (MainMass+3);

    /*настройка светодиода для отладки*/
    RCC->AHB1ENR|=RCC_AHB1ENR_GPIODEN;
    GPIOD->MODER&=~(GPIO_MODER_MODER13|GPIO_MODER_MODER9|GPIO_MODER_MODER11);
    GPIOD->MODER|=GPIO_MODER_MODER13_0|GPIO_MODER_MODER9_0|GPIO_MODER_MODER11_0;
    GPIOD->PUPDR&=~(GPIO_PUPDR_PUPDR13|GPIO_PUPDR_PUPDR9|GPIO_PUPDR_PUPDR11);
}

```

```

    GPIOD-
>PUPDR|=GPIO_PUPDR_PUPDR13_0|GPIO_PUPDR_PUPDR9_0|GPIO_PUPDR_PUPD
R11_0;
    GPIOD-
>OSPEEDR&=~(GPIO_OSPEEDER_OSPEEDR13|GPIO_OSPEEDER_OSPEEDR9|GPIO_
OSPEEDER_OSPEEDR11);
    GPIOD-
>OSPEEDR|=GPIO_OSPEEDER_OSPEEDR13|GPIO_OSPEEDER_OSPEEDR9|GPIO_OS
PEEDER_OSPEEDR11;

    CoreDebug->DEMCR |= CoreDebug_DEMCR_TRCENA_Msk; // разрешаем
TRACE
    DWT->CTRL |= DWT_CTRL_CYCCNTENA_Msk; // разрешаем счетчик
тактов

    MainStr->T1=DEFAULT_T1;
    MainStr->T2=DEFAULT_T2;
    MainStr->T3=DEFAULT_T3;
    MainStr->Tcn=DEFAULT_TCN;
    MainStr->Regim=0;

    MainStr->Regim=0;

    Del_T0=Del_T1=Del_T2=Del_T3=DEFAULT_SPED;

    Handler[0]=&SetParamT1;
    Handler[1]=&SetParamT2;
    Handler[2]=&SetParamT3;
    Handler[3]=&SetParamDelT0;
    Handler[4]=&SetParamDelT1;
    Handler[5]=&SetParamDelT2;
    Handler[6]=&SetParamDelT3;
    Handler[7]=&SetParamHARD;

    Uart_Transmit_DMA(MainMass,22);

    GPIOA->BSRR=S1_RESET|S2_RESET|S3_RESET|S4_RESET;
    for(int i=0;i<0xffff;i++) __ASM("NOP");
    GPIOA->BSRR=S2_SET;
    for(int i=0;i<0xffff;i++) __ASM("NOP");
    GPIOA->BSRR=S4_SET;
    for(int i=0;i<0xffff;i++) __ASM("NOP");

    Timer_Start(DEFAULT_T,MainStr->T1,MainStr->T2,MainStr->T3);
    while(1)
    {
        GPIOD->BSRR=GPIO_BSRR_BR11;

```

```

    }

}

void TIM2_IRQHandler()
{
    //
    GPIOOD->BSRR=GPIO_BSRR_BS11;

    //*****обработка T0*****
    if(TIM2->SR&TIM_SR_UIF)
    {
        //статическая переменная для генерации синхросигнала
        static uint8_t localflag=0;

        //сброс флага прерывания по переполнению
        TIM2->SR&=~TIM_SR_UIF;

        //установка рассчитанных интервалов
        TIM2->CCR1=MainStr->T1;
        TIM2->CCR2=MainStr->T2;
        TIM2->CCR3=DEFAULT_T3;

        //осуществляем коммутацию S2 S1
        NOPS1(S2_RESET, S1_SET, Del_T0);

        //дополнительно блокируем прерывания от компараторов
        EXTI->IMR&=~(EXTI_IMR_MR2|EXTI_IMR_MR1);

        //генерация синхросигнала
        if(!localflag++)GPIOOD->BSRR=GPIO_BSRR_BR_13;
        else
        {
            GPIOOD->BSRR=GPIO_BSRR_BS_13;
            localflag=0;
        }

#ifdef COMUTATE
        //коммутация нагрузки;
        static uint16_t counterDinamic=0;
        static uint8_t statusDinamic=0;
        if(counterDinamic>200)
        {
            if(!statusDinamic++)GPIOOD->BSRR=GPIO_BSRR_BR_9;
            else
            {
                GPIOOD->BSRR=GPIO_BSRR_BS_9;
            }
        }
#endif
    }
}

```

```

        statusDinamic=0;
    }
    counterDinamic=0;
}
/*if(counterDinamic==195)
{
    if(!statusDinamic)TestCounter=0;
}*/
counterDinamic++;
#endif

//сброс всех флагов прерывания от таймера
TIM2->SR&=0;
//включаем обработчик прерывания по таймеру для интервалов
T2 и T3
TIM2->DIER|=TIM_DIER_CC3IE;
TIM2->DIER|=TIM_DIER_CC2IE;

//включаем обработчик прерывания для генерации опроса АЦП
TIM2->DIER|=TIM_DIER_CC4IE;

}

//*****обработка T1*****
else if(TIM2->SR&TIM_SR_CC1IF)
{
    //сбрасываем флаг прерывания по событию таймера T1
    TIM2->SR&=~TIM_SR_CC1IF;
    //осуществляем коммутацию S4 S3
    NOPS1(S4_RESET,S3_SET,Del_T1);

    //
    //NOPS0(66);

    //разрешаем прерывания по компаратору на обработку T2
    EXTI->PR|=EXTI_PR_PR2;
    EXTI->IMR|=EXTI_IMR_MR2;
}
//*****обработка T2*****
else if(TIM2->SR&TIM_SR_CC2IF)
{
    //сбрасываем флаг прерывания по событию таймера T2
    TIM2->DIER&=~TIM_DIER_CC2IE;
    //отключаем событие таймера по T2
    TIM2->SR&=~TIM_SR_CC2IF;
    //запрещаем прерывания от компаратора для обработки T2
    EXTI->IMR&=~EXTI_IMR_MR2;

    //осуществляем коммутацию S1 S2
    NOPS1(S1_RESET,S2_SET,Del_T2);

    //

```

```

        //NOPSO(66);
        //запускаем работу обработчика событий от компаратора по T3
        EXTI->PR|=EXTI_PR_PR1;
        EXTI->IMR|=EXTI_IMR_MR1;

    }
    //*****обработка T3*****
    else if(TIM2->SR&TIM_SR_CC3IF)
    {
        //сбрасываем флаг прерывания по событию таймера T3
        TIM2->SR&=~TIM_SR_CC3IF;
        //запрещаем прерывания от компаратора для обработки T3
        EXTI->IMR&=~EXTI_IMR_MR1;
        //осуществляем коммутацию S3 S4
        NOPS1(S3_RESET,S4_SET,Del_T3);

    }

    //запуск оцифровки и расчётов
    else if(TIM2->SR&TIM_SR_CC4IF)
    {
        TIM2->SR&=~TIM_SR_CC4IF;
        //запуск оцифровки
        ADC1->CR2 |= ADC_CR2_JSWSTART;
    }
}

void ADC_IRQHandler(void)
{
    //
    GPIOD->BSRR=GPIO_BSRR_BS11;

    //сброс флага прерывания
    ADC1->SR&=~ADC_SR_JEOC;

    //считываем данные с ацп
#ifdef SR_U //,rp echtlytybz
    MainStr->U1=ADC1->JDR4>>2;
    MainStr->U2=ADC1->JDR3>>2;
#else //с усреднением
#define SRT_COUNT 3
    static uint8_t CounterSRT=0;
    static uint8_t U1Mass[SRT_COUNT];
    static uint8_t U2Mass[SRT_COUNT];
    U1Mass[CounterSRT]=ADC1->JDR4>>2;
    U2Mass[CounterSRT]=ADC1->JDR3>>2;
    MainStr->U1=0;
    MainStr->U2=0;
    for(uint8_t i=0;i<SRT_COUNT;i++)
    {

```

```

    MainStr->U1+=U1Mass[i];
    MainStr->U2+=U2Mass[i];
}
MainStr->U1/=SRT_COUNT;
MainStr->U2/=SRT_COUNT;
#endif

//считываем данные с интегратора и диф цепи
MainStr->Uin=ADC1->JDR2>>4;
MainStr->Udin=ADC1->JDR1>>4;

//вычитаем 1,5 вольта
MainStr->Udin-=115;

//
MainStr->Udin*=(-3.5);

//суммируем диф и интегральную связи
MainStr->Uin+=MainStr->Udin;

//Uin*=30/((u1*2)-30);

#define LEFT_T1 36 //минимально значение T1
#define RIGHT_T1 346 //максимальное значение T1
#define SIZE_PID 370 //связи пид регулятора(max uin+ mxa
udin-115) max
#define PRESKALLER 0.83 //отношение интервала T1 к связи пид
регулятора - (RIGHT_T1-LEFT_T1)/SIZE_PID

if(MainStr->Uin<5) MainStr->T1=36;
else
{
    if(MainStr->Uin<370)
    {
        //localT1=((Uin*0.23)+((Uin*Uin)/1610))/2; //20-105
        localT1=((MainStr->Uin*0.83)+((MainStr->Uin*MainStr-
>Uin)/1369))/2;
        //localT1=Uin/PRESKALLER;//
        MainStr->T1=(50+localT1);
    }
    else MainStr->T1=370;
}

/* формула (11)
*  $t_2=U_2(K_{px}T-t_1)/U_1$ 

```



```

* где:
* U2 - напряжение на выходе
* Kpx - 90%
* T - период (724)
* t1 - время в точке T1 относительно начала периода
* U1 - напряжение на входе
*/
#define KPX_T 651 //(90%/724=651)
#define MAGIC 41487 //LI0v нужно написать генерацию
автоматически

#ifndef NOFIXTCN
MainStr->Tcn=MAGIC/MainStr->U2;
if((MainStr->Tcn>60)|| (MainStr->Tcn<1))MainStr->Tcn=60;
//MainStr->Tcn=60;
#endif

localT2=(MainStr->U2*(651-MainStr->T1))/MainStr->U1;
#ifndef REGIM_ON
//переключение режимов
if(!MainStr->Regim)
{
//переход во 2 режим
if(!(localT2<=(651-MainStr->Tcn))MainStr->Regim++;
}
//переход в 1 режим
else if(!(localT2<=(651-MainStr->Tcn-10))MainStr->Regim=0;

//если находимся в режиме 2
if(MainStr->Regim)
{
if(MainStr->U2>(MainStr->U1-6))localT2=(int32_t)((41487-
(int32_t)(MainStr->U2*MainStr->T1))/(MainStr->U1-MainStr->U2));
}
#endif

MainStr->T2=localT2;

if(MainStr->T1<30)MainStr->T1=40;
if(MainStr->T2<50)MainStr->T2=60;
if((DEFAULT_T3-100)<MainStr->T1)MainStr->T1=DEFAULT_T3-100;
if((DEFAULT_T3-50)<MainStr->T2)MainStr->T2=DEFAULT_T3-50;
if((DEFAULT_T1+40)>MainStr->T2)MainStr->T2=MainStr->T1+40;
}

void EXTI1_IRQHandler(void)
{
//
GPIO->BSRR=GPIO_BSRR_BS11;
//отключаем обработчик событий таймера T3
TIM2->DIER&=~TIM_DIER_CC3IE;

```

```

DWT->CYCCNT = 0; //обнулить счетчик
//отключаем S3
GPIOA->BSRR=S3_RESET;

//сброс флага прерывания по компаратору T3
EXTI->PR|=EXTI_PR_PR1;
//отключаем обработчик T3 по компаратору
EXTI->IMR&=~EXTI_IMR_MR1;
//NOPs1(S3_RESET,S4_SET,Del_T3);
//формируем задержку
t:
if(DWT->CYCCNT < Del_T3) goto t;
//включаем S4
GPIOA->BSRR=S4_SET;

}

void EXTI2_IRQHandler()
{
    //
    GPIOD->BSRR=GPIO_BSRR_BS11;

    //сброс флага прерывания по компаратору T2
    EXTI->PR|=EXTI_PR_PR2;

    TIM2->DIER&=~TIM_DIER_CC2IE;
    TIM2->SR&=~TIM_SR_CC2IF;

    NOPs1(S1_RESET,S2_SET,Del_T2);
    //отключаем обработчик T2 по компаратору
    EXTI->IMR&=~EXTI_IMR_MR2;
    //
    NOPs0(66);
    //запускаем работу обработчика событий от компаратора по T3
    EXTI->PR|=EXTI_PR_PR1;
    EXTI->IMR|=EXTI_IMR_MR1;
}

void USART2_IRQHandler (void)
{
    //
    GPIOD->BSRR=GPIO_BSRR_BS11;

    if(USART2->SR&USART_SR_RXNE)
    {
        USART2->SR&=~USART_SR_RXNE;
    }
}

```

```

static uint8_t LocalCount=0,LocalDtaArray[2];
if(LocalCount>0)
{
    LocalDtaArray[1]=USART2->DR;
    LocalCount=0;
    if(LocalDtaArray[0]<8)
        Handler[LocalDtaArray[0]](LocalDtaArray[1]);
}
else
{
    LocalDtaArray[0]=USART2->DR;
    LocalCount++;
}
}
}

```

```

void SetParamT1(uint8_t data)
{
    MainStr->T1=data;
    GSCS=!0;
}
void SetParamT2(uint8_t data)
{
    MainStr->T1=data;
    GSCS=!0;
}
void SetParamT3(uint8_t data)
{
    MainStr->T1=data;
    GSCS=!0;
}
void SetParamDelT0(uint8_t data)
{
    Del_T0=data;
}
void SetParamDelT1(uint8_t data)
{
    Del_T1=data;
}
void SetParamDelT2(uint8_t data)
{
    Del_T2=data;
}
void SetParamDelT3(uint8_t data)
{
    Del_T3=data;
}

void SetParamHARD(uint8_t data)
{

```

```

Del_T3=data;
if(data)
{
    //TIM2->DIER&=~TIM_DIER_CC3IE; //отключаем срабатывание по
таймеру
    EXTI->IMR|=EXTI_IMR_MR1; //включаем срабатывание по
компаратору

}
else
{
    EXTI->IMR&=~EXTI_IMR_MR1; //отключаем срабатывание по
компаратору
    //TIM2->DIER|=TIM_DIER_CC3IE; //включаем срабатывание по
таймеру
}
}

```

```

void DMA1_Stream6_IRQHandler (void)
{
    GPIOD->BSRR=GPIO_BSRR_BS11;

    //DMA1->HIFCR=0xffffffff;
    if((DMA1->HISR&DMA_HISR_TCIF6)!=0)
    {
        DMA1->HIFCR|=DMA_HIFCR CTCIF6;
        //DMA1_Stream6->CR&=~DMA_SxCR_EN;
        Uart_transmit_state=0;
        /*volatile uint8_t testUart[4];
        testUart[0]='a';
        testUart[1]='b';
        testUart[2]='c';
        testUart[3]='d';
        Uart_Transmit_DMA(testUart,4);*/
    }
}

```

```

void Uart_Transmit_DMA( volatile uint8_t *date_buffer, uint32_t
date_size)
{
    GPIOD->BSRR=GPIO_BSRR_BS11;
    DMA1_Stream6->M0AR=(uint32_t)date_buffer;
    DMA1_Stream6->NDTR=date_size;
    DMA1_Stream6->CR|=DMA_SxCR_EN;
    Uart_transmit_state=0xff;
}

```