

Федеральное государственное автономное
образовательное учреждение
высшего образования
«СИБИРСКИЙ ФЕДЕРАЛЬНЫЙ УНИВЕРСИТЕТ»

Институт космических и информационных технологий
Кафедра «Системы автоматики, автоматизированное управление и
проектирование»

УТВЕРЖДАЮ
Заведующий кафедрой
_____ С.В. Ченцов
« ____ » _____ 2018 г.

БАКАЛАВРСКАЯ РАБОТА

27.03.04 «Управление в технических системах»

**РАЗРАБОТКА АВТОМАТИЗИРОВАННОЙ ИНФОРМАЦИОННОЙ
СИСТЕМЫ УПРАВЛЕНИЯ ПРОЦЕССАМИ ПРОЕКТИРОВАНИЯ
РАДИОЭЛЕКТРОННОЙ АППАРАТУРЫ**

Руководитель	_____	___06. 2018 г.	доцент, канд. техн. наук Д.В.Капулин
Выпускник	_____	___06. 2018 г.	В.В.Давыдов
Нормоконтролер	_____	___06. 2018 г.	Т.А. Грудинова

Красноярск 2018

РЕФЕРАТ

Выпускная квалификационная работа на тему «Разработка автоматизированной информационной системы управления процессами проектирования радиоэлектронной аппаратуры» содержит 56 страниц текстового документа, 17 использованных источников.

ПРОЕКТИРОВАНИЕ РАДИОЭЛЕКТРОННОЙ АППАРАТУРЫ, ДОКУМЕНТИРОВАНИЕ ПРОЦЕССА ПРОЕКТИРОВАНИЯ, ИНФОРМАЦИОННАЯ ПОДДЕРЖКА ПРОЦЕССА ПРОЕКТИРОВАНИЯ

Целью работы является разработка автоматизированной информационной системы управления процессами проектирования радиоэлектронной аппаратуры

Задачи, решенные в ходе выполнения бакалаврской работы:

- выполнен анализ исследование предметной области – автоматизации проектирования радиоэлектронной аппаратуры;
- разработана структура базы данных, обеспечивающая хранение проектной документации;
- выполнено проектирование и разработано приложения в клиент-серверной архитектуре для обеспечения информационной поддержки процесса проектирования радиоэлектронной аппаратуры;

Общие результаты и выводы: в ходе выполнения данной бакалаврской работы был выполнен проект и разработано приложение для информационной поддержки процесса проектирования радиоэлектронной аппаратуры. К отличительным особенностям данного приложения следует отнести:

- Разделение прав пользователей
- Привязка информации о заказчиках и платформ к проектируемому изделию
- Привязка рекомендуемых программных средств к определенным стадиям проекта с возможностью запуска данных средств
- Загрузка документов, разработанных на каждой стадиях проекта, для проверки
- Возможность работы в удаленном режиме

СОДЕРЖАНИЕ

Введение.....	4
1 Организация проектирования микроэлектронной техники.....	5
1.1 Аналитический обзор интегральных схем, методов и технологий проектирования электронных изделий и устройств	5
1.2 Методологии построения СБИС	6
1.3 Типовой маршрут проектирования СБИС типа ASIC	13
2 Информационная поддержка процесса проектирования микроэлектронной техники	15
2.1 Методы и средства информационной поддержки проектирования	15
2.2 Системы имитационного моделирования	18
2.3 САПР проектирования систем на СБИС	19
2.4 Программные и аппаратные средства автоматизации проведения испытаний.....	20
3 Документальное обеспечение цикла проектирования СБИС.....	24
3.1 Необходимость документирования при проектной деятельности. Определение электронного документа.....	24
3.2 Жизненный цикл конструкторского документа	27
3.3 Документирование программного обеспечения в соответствии с отечественными стандартами.....	28
3.4 Документирование компонентов систем на кристалле и сложно-функциональных блоков.....	28
3.5 Описание базы данных.....	33
4 Информационная интеграция средств поддержки процесса проектирования	40
4.1 Конкретная реализация процесса проектирования с использованием аппаратных и программных средств	40
4.2 Описание разработанных программных средств обеспечения интеграции.....	44
4.3 Демонстрация функциональных возможностей программы	47
Заключение	54
Список использованных источников	56

ВВЕДЕНИЕ

Современные предприятия, специализирующиеся на проектировании и разработке высокотехнологичных устройств, систем, программных средств, иных сложных изделий и программно-аппаратных платформ нуждаются в создании системы упорядоченного хранения проектно-производственной информации. Такое хранилище (репозиторий) может быть создано на основе базы данных, предназначенной для упорядоченного хранения проектной документации и необходимых файлов, содержащих метаинформацию для каждого проекта. При проектировании такой базы данных следует обеспечить надежные условия хранения информации и разработать средства разграничения доступа к ней. Указанные задачи могут быть реализованы посредством клиент-серверной архитектуры, на основе которой возможно выполнить прикладное программное приложение для управления базой данных.

Исходя из обозначенных задач, целью выпускной квалификационной работы является разработка автоматизированной информационной системы для управления процессами проектирования радиоэлектронной аппаратуры, выполненной на основе интегральных схем сверхбольшой степени интеграции. При этом следует провести анализ и обосновать выбор проектных решений, определить инструментальные средства и среды разработки, выполнить проект, реализовать базу данных и систему ее управления, а также разработать прикладное программное обеспечение для хранения информации о разрабатываемом проекте, файлов, списка доступных программ и т. п.

Для создания и управления базой данных выбран программный продукт Microsoft SQL Server 2012, который позволяет реализовать базу данных с удаленным управлением. Разработка приложения в клиент-серверной архитектуре проведена с использованием интегрированной среды разработки Microsoft Visual Studio 2017, позволяющей провести полную интеграцию Microsoft SQL Server.

1 Организация проектирования микроэлектронной техники

1.1 Аналитический обзор интегральных схем, методов и технологий проектирования электронных изделий и устройств

Использование интегральных схем сверхбольшой степени интеграции (СБИС) при проектировании микропроцессоров, микроконтроллеров, запоминающих устройств позволяет реализовывать широкие функциональные возможности новой радиоэлектронной аппаратуры. Однако только использование специализированных СБИС может придать вновь создаваемым изделиям уникальные свойства. Подобные изделия можно отнести к категории встраиваемых систем, т. Е. вычислительных систем, не являющихся системами общего назначения.

Задача конфигурации СБИС для эффективной реализации уникальных функций придает вычислительной системе свойство реконфигурируемости, соответственно, встраиваемая система, реализующая это свойство, называется реконфигурируемой (РВС). В понятие РВС включают архитектуры от однородных вычислительных сред с различной детализацией элементов, в частности, программируемые логические интегральные схемы (ПЛИС) до вычислительных сетей разного масштаба (сети на кристалле – Network on a Chip, NoC)). Отдельным типом РВС являются системы на кристалле (СнК, System on a Chip, SoC). В пределе программируемые процессоры общего назначения также могут определяться в качестве РВС, так как в них аппаратные блоки организуют различные тракты обработки в рамках выполнения конкретных команд.

По подходам к проектированию и вариантам изготовления СБИС можно разделить на заказные и полузаказные. Заказная СБИС (Application-Specific Integrated Circuit, ASIC) – это микросхема, разработанная на основе стандартных или специально созданных элементов и узлов, по функциональной схеме заказчика. Все топологические слои такой СБИС разрабатываются по индивидуальным фотошаблонам [3]. Такой тип СБИС представляет собой

полностью законченный проект, обеспечивающий максимальную производительность и низкую цену, но при условии производства данной СБИС в условиях крупной серии. Стоимость разработки и отладки при этом возрастает многократно по сравнению со вторым типом СБИС (особенно высокие затраты отводятся на этап верификации топологии). Следствием высокой стоимости и усложнения проектирования заказных СБИС является значительный срок разработки.

Полузаказные СБИС (Application-specific standard parts, ASSP) представляют собой совокупность заранее спроектированной постоянной части и переменной части, структура которой определяется заказчиком. К полузаказным БИС относятся микросхемы на основе базовых матричных кристаллов (БМК) и программируемых пользователем логических интегральных схем (ПЛИС). При использовании БМК (проектирование на основе матричных структур) специализация полузаказных БИС осуществляется на заключительном этапе производства за счет нанесения переменных слоев межсоединений [3].

Для ПЛИС используются методы проектирования на основе библиотечных элементов и, соответственно, изготовление дополнительных фотошаблонов не требуется. Конечному потребителю такие полузаказные схемы поставляются в конструктивно-завершенном виде, зачастую в составе отладочных плат. Программирование ПЛИС осуществляется электрическим способом за счет изменения физического состояния элементов программирования или программы управления коммутацией логических элементов (элементов коммутационной матрицы), хранящейся либо во внутренних элементах памяти ПЛИС, либо во внешних элементах памяти (конфигурационная память ПЛИС).

1.2 Методологии построения СБИС

С уменьшением проектных норм микроэлектронных изделий возрастает стоимость подготовки производства и, соответственно, цена риска

технологической и/или концептуальной ошибки. Тенденция уменьшения проектных норм связана со стремлением получить максимальное количество интегральных схем с одной технологической пластины. При этом известно, что выход годных кристаллов не зависит от минимального размера, а с уменьшением размеров элементов увеличивается съём кристаллов с пластины. Одним из следствий непрерывного уменьшения значений проектных норм стало появление новых методов построения цифровых систем, упомянутых ранее:

- «Система на кристалле» (СнК, System on a Chip, SoC);
- «Сеть на кристалле» (Network on a Chip, NoC);
- «Система в корпусе» (System in a Package, SiP).

Технология «Система в корпусе» представляет собой метод построения микроэлектронных систем, скомбинированных в одном модуле (совместно активные и пассивные компоненты) и выполняющих различные функции. Технология «Сеть на кристалле» – метод построения цифровых систем, при котором разрабатываемое устройство является двумерным или трехмерным массивом микропроцессорных ядер. Взаимодействие между такими ядрами осуществляется посредством встроенной в кристалл распределенной сетевой структуры.

Наибольшее распространение в современной микроэлектронике получила технология или архитектура «Система на кристалле» (СнК). Сформулируем определение: СнК – это СБИС, интегрирующая на кристалле различные функциональные блоки, которые образуют законченное изделие для автономного применения в электронной аппаратуре. В состав СБИС СнК, как правило, включают:

- один или несколько микроконтроллеров, микропроцессоров или вычислительных ядер цифровой обработки сигналов;
- системные и периферийные шины, арбитры шин и мосты;
- контроллеры прямого доступа к памяти и элементы памяти различного назначения;
- системы синхронизации и управления сбросом;

- таймеры, счетчики;
- контроллеры отладки и стандартных интерфейсов;
- входы/выходы цифро-аналоговых и аналого-цифровых преобразователей;
- регуляторы напряжения и стабилизаторы питания.

Состав блоков, интегрируемых в конкретной СБИС СнК, варьируется в зависимости от ее функционального назначения. Организация связей между блоками системы может быть различной: возможно использование стандартизованных шин (AMBA, AVALON, Wishbone и пр.) или специализированных локальных интерфейсов.

Современная микроэлектронная система с архитектурой класса СнК может также включать элементы микроэлектромеханических систем, оптоэлектроники и нанотехники. Современная СБИС СнК представляет собой гетерогенную мультипроцессорную систему, сложность аппаратных блоков которой не позволяет провести в приемлемое время полную разработку всех блоков силами инженеров одного разработчика. Как правило, все блоки такой системы выполнены в виде сложно-функциональных блоков (СФ-блоков) или блоков интеллектуальной собственности (IP, Intellectual Property). Такие блоки представляют собой виртуальные изделия, созданные на основе многофакторного компьютерного моделирования (проектирования) функциональных узлов.

Таким образом, СФ-блок является функционально законченным устройством, прошедшим предварительное тестирование, имеющим собственную ценность. Основное назначение СФ-блока состоит в его неоднократном использовании разработчиками СБИС СнК в виде совокупности описаний – моделей: поведенческой, логической и топологической. Поставка СФ-блоков осуществляется в виде программного кода на языках описания аппаратуры (Verilog HDL и VHDL – «мягкая» поставка), синтезированной принципиальной схемы («схемная» поставка) или в виде готовой топологии в

формате GDSII под конкретного производителя и базовую библиотеку («твердая» поставка).

Выделяют несколько классов или типов продуктов индустрии разработки и поставки СФ-блоков. Первый класс – базовые библиотеки СФ-блоков нижнего уровня, состоящие из стандартных логических элементов низкого уровня. Второй класс – различные СФ-блоки памяти. Третий класс – интерфейсные СФ-блоки. Четвертый класс – процессорные СФ-блоки, которые включают микропроцессоры общего назначения, процессоры обработки сигналов, графические и видеопроцессоры, а также специализированные вычислительные ядра. Пятый класс – аналоговые СФ-блоки, которые обычно предоставляются только в «твердой» форме, ориентированной на конкретный технологический процесс. Шестой класс – вычислительные платформы, которые могут состоять из модульных вычислителей, реконфигурируемых блоков на базе ПЛИС и специализированных процессорных блоков.

Типовая структура пакета поставки СФ-блока включает в себя:

1) Модель принципиальной схемы на языке описания аппаратных средств, пригодная для синтеза.

2) Поведенческая модель и платформа для изучения работы с поставляемым компонентом.

3) Описание архитектуры с маркированием доменов тактирования при использовании разных тактовых сигналов.

4) Детальное описание параметризации, операционных режимов, точности вычислительных операций, протоколов ввода/вывода, форматов данных, методов упаковки байтов в слова, временных диаграмм и т. д.

5) Предварительные требования к технологии производства и базовым библиотекам элементов и макроблоков.

6) Скрипты управления синтезом (кремниевой компиляцией) и список ограничений синтеза.

7) Список возникающих фальшивых или мнимых трактов передачи данных при анализе временных параметров после осуществления синтеза.

8) Стратегия тестирования, сами тестовые программы или встроенные схемы самотестирования и скрипты для их включения в структуру блока.

9) Тест-бенчи и тест-векторы вместе с исходными кодами и описанием областей покрытия исходного кода блока тестами.

10) Программы драйверов поставляемого СФ-блока и другие модули программного обеспечения, необходимые для использования компонента.

11) Контрактные обязательства, предусматривающие поддержку и ответственность за работоспособность поставляемого компонента.

В составе СБИС СнК могут использоваться СФ-блоки реально существующих процессорных ядер, что позволяет использовать ранее разработанные для них системы программирования/отладки и прикладное программное обеспечение. Однако реальная производительность используемого процессорного ядра существенно зависит от конкретной реализации его структуры на кристалле СБИС СнК.

Весь цикл проектирования СнК состоит из четырех основных этапов [8]:

1) Системное проектирование – определение основных эксплуатационно-технических свойств будущей системы: требуемое быстродействие; допустимая потребляемая мощность; время, необходимое для разработки и т. д. На основании этих свойств создается системная спецификация, которая может выступать частью технического задания на разработку системы.

2) Функциональное проектирование – разработка и верификация синтезируемой RTL-модели (Register Transfer Level) на уровне регистровых передач.

3) Логическое проектирование – разработка логической схемы СнК.

4) Топологическое проектирование – разработка и верификация топологии СБИС.

5) Верификация и подготовка к производству.

На этапе системного проектирования разрабатывается поведенческая модель СнК и определяется состав СФ-блоков. Исполняемые спецификации представляются в определенном формате на языках С, С++, Verilog и VHDL.

Разработка СнК начинается с анализа задач и требований, а также написания системной спецификации. При этом определяются основные эксплуатационно-технические свойства СнК, такие как требуемое быстродействие и допустимая потребляемая мощность.

Алгоритм работы СнК на уровне математического описания создается на основе разработанной системной спецификации. Производится математическое моделирование разработанных алгоритмов функционирования СнК, оценка требуемого быстродействия, разрядности и оценка формата представления внутренних данных. Также при необходимости может производиться синтез наборов данных (сигналов), предназначенных для тестирования схемотехнических решений СнК.

На основе алгоритма работы СнК разрабатывается поведенческая модель системы на уровне СФ-блоков в виде блок-схемы, отражающей принцип взаимодействия СФ-блоков в составе СнК и включающей их основные параметры. Для верификации поведенческой модели создают проект тестового окружения (Testbench). Оно включает в себя тестовые последовательности, генераторы входных сигналов и средства отображения выходной информации. На основе тестового окружения впоследствии разрабатываются тестовые последовательности для верификации проекта на нижних уровнях проектирования, а также для функционального тестирования опытных образцов. После этого проводят верификацию поведенческой модели путем компьютерного моделирования с помощью специальных программных средств.

Далее принимается решение о том, какие СФ-блоки поведенческой модели будут впоследствии реализованы на аппаратном уровне, а какие – на программном, на основе встроенных в СнК процессорных ядер; разрабатывается интерфейс между аппаратным и программным обеспечением и определяется общая аппаратная архитектура СнК. Разрабатывается спецификация и определяются приобретаемые, имеющиеся в наличии и вновь разрабатываемые СФ-блоки. В итоге создается набор спецификаций на разработку как программного обеспечения, так и каждого аппаратно реализуемого СФ-блока.

При выборе архитектуры одним из ключевых параметров является низкое энергопотребление микросхемы. Исходя из этого, производится подбор СФ-блоков и разделение на аппаратный и программный уровни. Поэтому необходимо получить и систематизировать полную техническую информацию о покупных и имеющихся в наличии СФ-блоках, так как их характеристики могут существенно повлиять на архитектуру микросхемы.

Отдельно следует выделить программируемые логические интегральные схемы (ПЛИС, англ. FPGA – Field-Programmable Gate Array) микроэлектронные изделия, конфигурация которых может быть загружена после включения питания. Особенность работы ПЛИС заключается в том, что логика ее работы определяется путем программирования с помощью специальных средств: программаторов и программного обеспечения. В ПЛИС реализуется именно электронная схема, состоящая из логики и триггеров. Проект для ПЛИС может быть разработан, например, в виде принципиальной схемы и/или с использованием языков программирования Verilog/VHDL, а также инструментальных средств разработки. Графическое и текстовое описание проекта реализует цифровую электронную схему, которая в конечном счете будет «встроена» в ПЛИС.

Обычно, сама микросхема ПЛИС состоит из:

- конфигурируемых логических блоков, реализующих требуемую логическую функцию;
- программируемых электронных связей между конфигурируемыми логическими блоками;
- программируемых блоков ввода/вывода, обеспечивающих связь внешнего вывода микросхемы с внутренней логикой.

Основными преимуществами ПЛИС, в частности, при использовании в средствах обработки сигналов являются:

- достаточно высокое быстродействие;
- возможность реализации параллельных алгоритмов (аппаратное распараллеливание);

- наличие средств САПР, позволяющих провести полное моделирование системы;
- возможность программирования или изменения конфигурации непосредственно в системе;
- совместимость по логическим уровням сигнала и возможность реализации стандартного интерфейса с внешними устройствами;
- наличие библиотек функций, описывающих алгоритмы обработки сигналов;
- логическая организация ИС оптимальна реализации таких операций, как умножение и свертка.

1.3 Типовой маршрут проектирования СБИС типа ASIC

Традиционный маршрут проектирования заказных интегральных схем (рисунок 1) начинается с разработки спецификации на проектируемую электронную схему. Для сложных СБИС (например, устройства обработки графической информации), в состав спецификации включается алгоритм обработки информации, который затем используется разработчиками для написания RTL-кода [17].

После функциональной верификации происходит синтез СБИС на вентиляльном уровне в виде списка цепей. Здесь же выполняется верификация временных требований. Как только временные требования удовлетворены, список цепей передается на физический синтез: размещение элементов и трассировка цепей. В конце создается и тестируется физический прототип СБИС, на основе которого впоследствии выполняется системная интеграция и тестируется ПО. Используя такой маршрут, можно проектировать схемы сложностью не более 100 тыс. вентиляей по технологии не ниже 0,5 мкм. Это связано с тем, что проект выполняется по нисходящему принципу и не происходит возврат на предыдущие фазы. Для схем, изготавливаемых по технологиям глубокого субмикронного диапазона, такой маршрут не является

приемлемым, поскольку особенности физической реализации должны учитываться уже на логическом уровне проектирования.

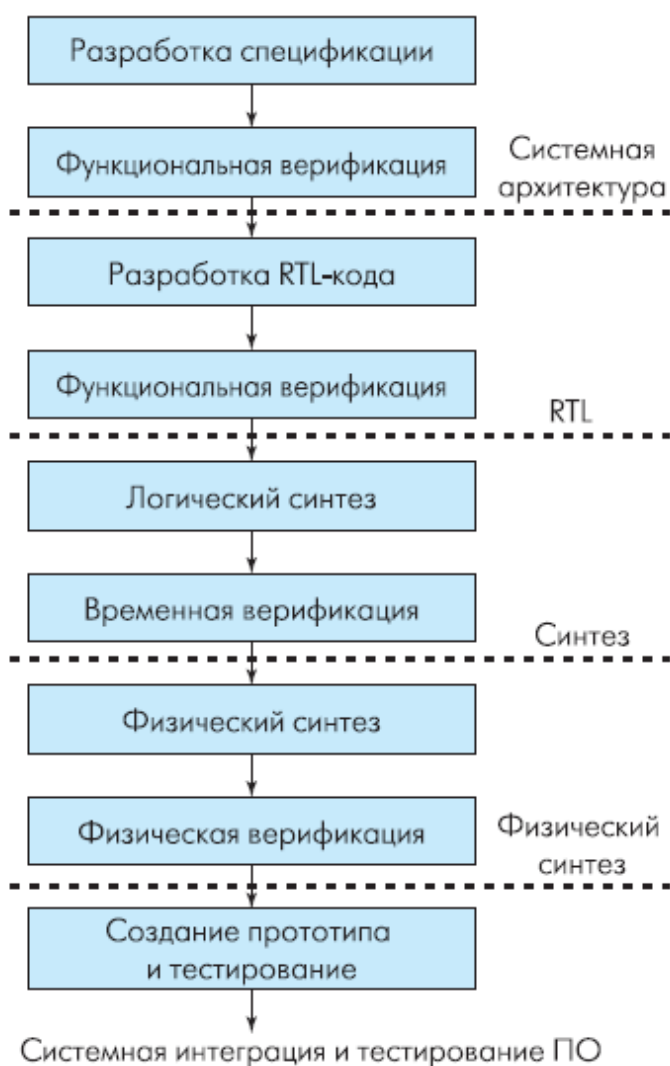


Рисунок 1 – Типовой маршрут проектирования ASIC

2 Информационная поддержка процесса проектирования микроэлектронной техники

2.1 Методы и средства информационной поддержки проектирования

Технология информационной поддержки процесса проектирования является неотъемлемой частью при организации и эффективном планировании современного производства. Именно успехи в областях автоматизации проектирования, моделирования, анализа, параметрического и структурного синтеза служат базой дальнейшего развития информационных систем и технологий, используемых в производственных и технологических процессах. Основными информационными системами поддержки процесса проектирования технических систем являются интегрированные современные системы автоматизированного проектирования (САПР). Назначение интегрированных САПР при автоматизации задач проектирования средств и систем управления будет зависеть от состава системы, видов анализа (устойчивость, качество и др.) и синтеза, этапов и уровней проектирования.

Назначение интегрированных САПР при автоматизации задач проектирования зависит от состава СУ, видов анализа (устойчивость, качество и др.) и синтеза, этапа и уровня проектирования. Проектировщик при разработке элементов и устройств СУ должен выбирать САПР в зависимости от целей проектирования и уровней описания СУ и функционального назначения САПР.

САПР классифицируются по отраслевому и целевому назначению [14].

Так, по отраслевому назначению выделяют:

- МСAD – автоматизированное проектирование механических устройств. Это машиностроительные САПР, применяются в автомобилестроении, судостроении, авиакосмической промышленности, производстве товаров народного потребления, включают в себя разработку деталей и сборок (механизмов) с использованием параметрического проектирования на основе

конструктивных элементов, технологий поверхностного и объемного моделирования (SolidWorks, Autodesk Inventor, КОМПАС, CATIA);

- EDA или ECAD – САПР электронных устройств, радиоэлектронных средств, интегральных схем, печатных плат и т. П., (Altium Designer, OrCAD);

- AEC CAD или CAAD – САПР в области архитектуры и строительства. Используются для проектирования зданий, промышленных объектов, дорог, мостов и проч. (Autodesk Architectural Desktop, AutoCAD Revit Architecture Suite, Bentley MicroStation, Bentley AECOsим Building Designer, Piranesi, ArchiCAD).

По целевому назначению различают САПР или подсистемы САПР, которые обеспечивают реализацию различных аспектов проектирования:

- CAD – средства автоматизированного проектирования, в контексте указанной классификации термин обозначает средства САПР, предназначенные для автоматизации двумерного и/или трехмерного геометрического проектирования, создания конструкторской и/или технологической документации, и САПР общего назначения;

- CADD – проектирование и создание чертежей;

- CAGD – геометрическое моделирование;

- CAE – средства автоматизации инженерных расчётов, анализа и симуляции физических процессов, осуществляют динамическое моделирование, проверку и оптимизацию изделий;

- CAA – подкласс средств CAE, используемых для компьютерного анализа;

- CAM – средства технологической подготовки производства изделий, обеспечивают автоматизацию программирования и управления оборудования с ЧПУ или ГАПС (Гибких автоматизированных производственных систем). Русским аналогом термина является АСТПП – автоматизированная система технологической подготовки производства;

- CAPP – средства автоматизации планирования технологических процессов, применяемые на стыке систем CAD и CAM.

- PDM (Product Data Management) — система управления данными об изделии — организационно-техническая система, обеспечивающая управление всей информацией об изделии. PDM-системы являются неотъемлемой частью PLM-систем.

В PDM-системах обобщены такие технологии, как:

- управление инженерными данными (engineering data management — EDM)
- управление документами
- управление информацией об изделии (product information management — PIM)
- управление техническими данными (technical data management — TDM)
- управление технической информацией (technical information management — TIM)
- управление изображениями и манипулирование информацией, всесторонне определяющей конкретное изделие.

Базовые функциональные возможности PDM-систем охватывают следующие основные направления:

- управление хранением данных и документами
- управление потоками работ и процессами
- управление структурой продукта
- автоматизация генерации выборок и отчетов
- механизм авторизации
- PLM (Product Lifecycle Management) — технология управления жизненным циклом изделий. Организационно-техническая система, обеспечивающая управление всей информацией об изделии и связанных с ним процессах на протяжении всего его жизненного цикла, начиная с проектирования и производства до снятия с эксплуатации. При этом в качестве изделий могут рассматриваться различные сложные технические объекты. Информация об объекте, содержащаяся в PLM-системе является цифровым макетом этого объекта.

Многие системы автоматизированного проектирования совмещают в себе решение задач, относящихся к различным аспектам проектирования CAD/CAM, CAD/CAE, CAD/CAE/CAM. Такие системы называют комплексными, или интегрированными (Сах-системы). С помощью САД-средств создаётся геометрическая модель изделия, которая используется в качестве входных данных в системах САМ и на основе которой в системах САЕ формируется требуемая для инженерного анализа модель исследуемого процесса.

2.2 Системы имитационного моделирования

Одним из источников проектных данных в ЕИП являются системы имитационного моделирования. Наиболее популярной системой имитационного моделирования является пакет MATLAB (с использованием пакетов расширения Communications System Toolbox, HDL Coder, HDL Verifier). Аналоги данной системы предоставлены в таблице 1 [15].

Таблица 1 – Основные аналоги программного продукта MATLAB

Название	Год основания	Веб-сайт компании
<i>Scilab</i>	1994	http://www.scilab.org/
<i>FreeMat</i>	2013	http://freemat.sourceforge.net/index.html
<i>OpenModelica</i>	1997	https://www.openmodelica.org/

Основные особенности Scilab [16]:

- бесплатность;
- свобода (с версии 5.0);
- малый размер – дистрибутив 4 версии занимал менее 20 МБ против более чем двухгигабайтного пакета MATLAB. Инсталлятор 5 версии (5.4.1) увеличился в объёме до 117 МБ.

Возможность запуска в консоли без использования графического интерфейса, в том числе в версии под Windows (в UNIX и Windows версиях MatLab-а эта возможность присутствует тоже). Это позволяет производить автоматизированные вычисления, есть пакетный режим.

2.3 САПР проектирования систем на СБИС

Большую роль в проектировании СБИС играют САПР. Основные поставщики САПР представлены в таблице 2.

Таблица 2 – Основные поставщики САПР

Название	Год основания	Веб-сайт компании	Основные серии ПЛИС	Основные средства разработки
<i>Xilinx</i>	1984	http://www.xilinx.com/	<i>Spartan, Artix, Kintex, Virtex</i>	<i>Vivado Design Suite, ISE Design Suite, ISE WebPack</i>
<i>Altera</i>	1983	http://www.altera.com/	<i>Cyclone, Arria, Stratix</i>	<i>Quartus II, ModelSim, Nios II EDS</i>
<i>Microsemi Corporation</i>	1985	http://www.microsemi.com/	<i>IGLOO, IGLOO2, ProASIC3, Fusion</i>	<i>LiberO IDE, LiberO SoC</i>
<i>Atmel</i>	1984	http://www.atmel.com/	<i>AT40K, AT40KAL</i>	<i>Atmel Studio IDE</i>
<i>Lattice Semiconductor</i>	1983	http://www.latticesemi.com/	<i>iCE40, MachXO2, LatticeECP3</i>	<i>Lattice Diamond Software, iCEcube</i>

Приведем пример этапов проектирования ПЛИС в системе проектирования Xilinx:

1) Создание принципиальной схемы проектируемого устройства в схемотехническом редакторе Xilinx Ise Design Suite 10.1 (FPGA Editor) или описании данного устройства на языке VHDL или Verilog.

2) Предварительное функциональное (Behavioral Simulation) или временное моделирование для выявления ошибок и проверки работоспособности проектируемого проекта или отдельных его частей.

3) Привязка выводов проекта к входам-выводам кристалла, выбор выходных уровней, критичных цепей (Constraints Editor) и т. д.

4) Запуск автоматизированного размещения проекта в кристалле и анализ генерируемых отчетов для выявления предупреждений и ошибок (Implement Disign), а при отсутствии таковых и не критичных переходим к следующему этапу.

5) Верификация проекта, т. е. окончательное временное моделирование (Post-Fit Simulation) после размещения проекта в кристалле при всех реальных задержках распространения сигналов внутри микросхемы ПЛИС.

6) Конфигурирование кристалла ПЛИС с помощью битового потока (iMPACT 10.1i).

2.4 Программные и аппаратные средства автоматизации проведения испытаний

Этап испытаний является важной частью проектирования. На данном этапе проводится экспериментальная проверка макетов, опытных образцов СУ и ее устройств на соответствие требованиям ТЗ и с экспериментальной оценкой возможностей этих объектов проектирования. Испытания могут проводиться как программными, так и аппаратными средствами.

Среди современных программных систем следует отметить системы MATLAB и LABView.

Среда графического программирования National Instruments LabVIEW предназначена для создания автоматизированных систем сбора данных и

управления приборами, применяется как в исследовательских и испытательных лабораториях, так и на технологических производственных линиях. Данная платформа полностью перекрывает потребности трех базовых областей применений [13]:

- автоматизированные системы измерения и тестирования;
- промышленные системы контроля и управления;
- проектирование и отладка встраиваемых систем.

Аппаратные средства отладки проведения испытания СБИС проводятся с помощью отладочной платы. Однако проведение таких испытаний очень затратные и имеют ряд проблем при создании прототипов:

- плату необходимо конструировать и изготавливать, а при ошибке в схеме, возможно, переделывать;
- для создания единственного экземпляра макетного устройства часто печатную плату делать невыгодно;
- если схемы на аналоговых элементах и микросхемах низкой степени интеграции можно было делать навесным монтажом, микропроцессорные устройства выполнять таким образом сложно.

При аппаратном испытании немаловажную роль имеют модульные измерительные системы. Наиболее популярной является модульная платформа PXI, являющаяся промышленным стандартом, основанным на компьютерной шине PCI. Платформа PXI использует электрические параметры, определенные в широко применяемом стандарте Peripheral Component Interconnect (PCI). Он также использует форм-фактор CompactPCI, который объединяет электрическую спецификацию PCI с прочным конструктивным исполнением Eurocard и высокопроизводительными разъемами. Это комбинация позволяет CompactPCI и PXI системам иметь до семи периферийных слотов вместо четырех как у персональных PCI систем. Системы с большим количеством слотов могут быть построены за счет использования нескольких шин вместе с мостами PCI-PCI. Например, для создания 13-слотовой PXI системы требуется один PCI-PCI мост. Для создания высокопроизводительных контрольно-измерительных приборов,

спецификация PXI включает дополнительные электрические параметры, обеспечивая синхронизацию и запуск. PXI также предлагает два способа взаимодействия с продуктами CompactPCI [12].

Настольный компьютер PCI выполненный в прочном форм-факторе PXI систем, может использовать уже существующее программное обеспечение. Пользователи настольных персональных компьютеров имеют доступ к разным уровням программного обеспечения, от операционной системы и низкоуровневых драйверов устройств до высокоуровневых драйверов и API. Все уровни программного обеспечения могут быть использованы в PXI системах. PXI Systems Alliance поддерживает отдельную спецификацию программного обеспечения для PXI модулей, шасси и системы. Обладая отдельной спецификацией программного обеспечения, PXI System Alliance может более быстро внедрять последние операционные системы и стандарты программного обеспечения. PXI модули, шасси и системы, разработанные чтобы удовлетворять спецификации для оборудования PXI Hardware должны также удовлетворять спецификации для программного обеспечения PXI Software.

PCI eXtensions for Instrumentation (PXI) – модульная платформа, предназначенная для построения многофункциональных контрольно-измерительных систем, испытательного оборудования для тестирования электроники, систем автоматизации, модульных лабораторных приборов и т. д.

Стандарт PXI позволяет решать задачу постоянного увеличения производительности, функциональности и надежности контрольно-измерительной аппаратуры. Данная платформа позволяет легко устанавливать, заменять и использовать разные измерительные устройства вместе в едином компактном исполнении.

Преимущества платформы:

- открытая модульная архитектура;
- возможность синхронизации модулей и отдельных шасси;
- более 1500 измерительных модулей (от постоянного тока до 6,6 ГГц);
- стандартные компьютерные технологии и интерфейсы ввода/вывода;

- пропускная способность измерительных слотов до 2 ГБ/с, слота контроллера – до 6 ГБ/с (PXI Express)
- совместимость PXI Express и PXI оборудования;
- разработка детерминированных приложений под обработку данных в режиме реального времени.

3 Документальное обеспечение цикла проектирования СБИС

3.1 Необходимость документирования при проектной деятельности.

Определение электронного документа

Одним из наиболее болезненных вопросов при разработке комплексных программно-аппаратных решений является процесс укомплектования документами самой разработки. При этом следует учитывать, что документация должна разрабатываться с целью дальнейшей передачи изделия или создаваемого решения в производство или поддержку его эксплуатации, на доработку или корректировку другим коллективом разработчиков и т. п. При этом следует создавать достаточный комплект документов, в отличие от широко применяемой практики создания и последующего хранения (в крайнем варианте – постоянной корректировке) технического задания, зачастую не отражающего даже реализованных функциональных требований к решению.

Документирование проектной деятельности позволяет обеспечить следующие характеристики для деятельности проектной команды:

1) Организация единого проектного пространства, при котором любой участник проекта в любой момент времени может получить необходимую информацию как по конкретной задаче, так и по направлению работы в целом.

2) Команда проекта говорит на едином языке, что позволяет облегчить верификацию и тестирование образцов проектируемой системы или решения, провести надлежащие экспериментальные исследования и т. д.

3) Документирование позволяет четко разграничить зоны ответственности между участниками проекта.

4) Системная организация проверки проекта на полноту и непротиворечивость, в соответствии с определенными функциональными требованиями, результатами моделирования и исследований.

Определим ряд базовых правил для разработки системы информационной поддержки процесса проектирования электронных изделий/аппаратуры:

1) Документация не должна быть избыточной и объемной. Разрабатываемые и хранимые документы должны иметь явное назначение и привязку к отдельным этапам жизненного цикла изделия.

2) Схема документирования проекта должна быть взаимоувязанной и обладать логикой. Документы должны быть связаны соответствующими ссылками с другими смежными документами.

3) Оценка трудозатрат должна производиться только на основании описанных элементарных задач, включенных в цикл разработки изделия. Таким способом возможно дать точную агрегированную оценку трудоемкости отдельных этапов проектирования или всего процесса разработки изделия.

4) Необходимо формировать списки оповещения заинтересованных участников. Следует предусмотреть механизмы разграничения доступа, оповещения заинтересованных лиц о сроках и/или каких-либо изменениях в состоянии проекта в соответствии с определенным уровнем ответственности по ролевой структуре проекта.

Практически каждый вход или выход процессов жизненного цикла радиоэлектронного изделия должен сопровождаться соответствующим документом. При этом следует выделить следующие аспекты документирования:

1) Информационная функция определяется потребностью команды проекта в документировании, хранении, предоставлении и обмене информацией. Каждый документ должен обладать требуемой «информационной емкостью», т. е. количеством и качеством информации, а также полнотой, оптимальностью и актуальностью представленной в нем информации.

2) Управленческая функция, при которой проектный документ выступает как средство управления деятельностью, а также устанавливает или упорядочивает действия участников проекта.

3) Правовая функция, в соответствии с которой документ является письменным доказательством и источником права, как и в случае с техническим

заданием, контрактом, договором и пр. При этом неизбежно возникает вопрос о реализации квалифицированной электронной цифровой подписи.

Таким образом, документирование информации играет значительную роль в организации любой производственно-хозяйственной деятельности. Предлагаемую информационную систему следует ориентировать на использование электронных конструкторских документооборота. В связи с этим, рассмотрим регламентирующие документы, регулирующие данный процесс. Для всех электронных документов разработаны соответствующие стандарты.

Согласно ГОСТ Р ИСО 15489-1-2007 [10]: документ (record) – это зафиксированная на материальном носителе идентифицируемая информация, созданная, полученная и сохраняемая организацией или физическим лицом в качестве доказательства при подтверждении правовых обязательств или деловой деятельности.

Электронный документ должен содержать или постоянно быть связан с метаданными, отражающими операции, совершаемые с документом в процессе деловой деятельности. При этом:

- структура документа, его формат и взаимосвязи между составляющими документ элементами должны оставаться неизменными, не искаженными метаданными;
- в метаданных о документе должен быть отражен контекст его создания, получения и использования (в том числе процесс деловой деятельности, частью которого является данная операция, дата и время данной операции и ее участники);
- в метаданных о документе должны быть представлены связи между отдельными документами, составляющими в совокупности единый комплекс документов.

Для проектирования СБИС можно сделать следующую классификацию электронных документов – файл цифровой модели, файл исходного кода, файл отчета, файл текстового документа, файл проектного электронного документа. В соответствии с ГОСТ 2.051-2006 [11], электронный конструкторский документ

организован в виде реквизитной части и одной или нескольких содержательных частей. Реквизитная часть включает в себя описания конструкторского документа, а содержательная часть – соответствующие ему файлы. Содержимое реквизитной части регламентируется ГОСТ 2.051-2006 и ГОСТ 2.104-2006.

3.2 Жизненный цикл конструкторского документа

Для каждого документа, формируемого на этапе проектирования СБИС СнК, можно выделить последовательность стадий его собственного жизненного цикла, что отражается в свойствах документа в *PDM*-системе как «Текущий статус» (таблица 3).

Таблица 3 – Стадии жизненного цикла элементов в терминах *PDM*

Стадия ЖЦ документа («Текущий статус»)	Описание
Новый	На начальном этапе проектирования (при создании) элемент находится в состоянии «Новый»
Разработка	По элементу запущен процесс проектирования
Готов к передаче	Элемент готов к запуску в производство, либо к переходу на следующий этап жизненного цикла
Неактивный	Элемент не находится в стадии разработки или изготовления (производства)

На начальном этапе своего ЖЦ документ создается в *PDM*-системе в состоянии «Новый». Как только по данному документу запущены процессы проектирования, он переходит в состояние «В разработке». Документ считается готовым к передаче в случае завершения всех связанных с ним процессов проектирования и готовности документа либо к передаче на следующий этап жизненного цикла проектирования, либо непосредственно на производство. Если документ не находится в стадии разработки или изготовления и не является «Новым», то состояние его ЖЦ меняется на «Неактивный».

3.3 Документирование программного обеспечения в соответствии с отечественными стандартами

Описание любой современной информационной системы можно свести к программному коду на языках описания аппаратуры. Следовательно, и документация должна быть соответствующей. В соответствии с отечественными требованиями Единой системы программной документации, на программный продукт могут оформляться три основных документа [2]:

- описание программного продукта;
- описание применения программного продукта;
- текст исходного кода программы.

В документе «описание применения программного продукта» описываются основные назначения, возможности, характеристики и ограничения программы. А также входные и выходные данные и условия применения. Документ «Описание программного продукта» служит для описания функционального описания системы, описания логической структуры, описания алгоритмов, описания используемых технических средств и т. д. Документ «текст исходного кода программы» содержит только программный код.

3.4 Документирование компонентов систем на кристалле и сложно-функциональных блоков

Стандарты являются основой для развития методологии проектирования СнК, определяя связь СФ-блоков между собой и совместное использование инструментов проектирования. Важным средством дальнейшего развития автоматизированного проектирования СнК, их изготовления и реализации является развитие существующих и разработка новых стандартов в области проектирования СФ блоков и СнК.

Стандарты уменьшают затраты, необходимые для создания интеграционных инструментов, и, соответственно, время, необходимое конечному продукту СнК для выхода на рынок.

Первоочередными задачами нормативной документации для СнК и СФ блоков являются:

- опросы единой терминологии;
- определение требований к разработке СнК и СФ блоков;
- определение состава и содержания необходимой документации передаваемой разработчиком СФ блоков потребителю;
- защита интеллектуальной собственности;
- информация об СФ блоках для предварительного выбора при конструировании СнК.

Современные стандарты проектирования СБИС СнК направлены на:

- решение реальных проблем проектирования;
- обеспечение взаимодействия и связи различных групп разработчиков;
- преемственность и развитие существующих стандартов.

Для более эффективного решения вопросов разработки СнК и СФ-блоков за последнее десятилетие в мире были созданы ряд международных организаций по стандартизации и маркетингу в области повторного использования IP блоков.

VSI Alliance (Virtual Socket Interface Alliance, США). Некоммерческая организация, основана в 1996 году. Одна из наиболее авторитетных организаций в области проектирования СнК. Основная сфера деятельности: разработка документов по стандартизации объектов СнК и СФ-блоков. Задача этого альянса – формировать методологию проектирования систем на кристалле. Организация обеспечивает единую информационную среду общения между различными фирмами и группами разработчиков. Членство в этой организации дает право участвовать в разработке, обсуждении и принятии нормативных документов, а также бесплатное пользование всеми документами, принятыми организацией.

VCX (Virtual Component Exchange – Виртуальная биржа компонентов) – система, которая осуществляет обмен информацией между разработчиками и

заказчиками микросхем. В число основателей биржи вошли крупнейшие мировые компании по разработке микросхем и аппаратуры.

Корпорация Design & Reuse организованная фирмой CMP в 1997, которая на сегодняшний день является одним из крупных порталов по реализации СФ-блоков и современных технологических процессов. Design & Reuse стал всемирным лидером, как портал для связей между разработчиками в области СнК. Ежемесячно на сайте корпорации представляется десятки тысяч страниц информации.

По типу документы делятся на 3 группы:

- спецификации – документы, которые определяют набор требований для передачи информации от поставщика интегратору;
- стандарты определяет форму, протокол, или структуру определенной информации, которая передается от поставщика интегратору;
- технические документы включают «Белые Книги», определения, рекомендации и краткие обзоры.

Специалистами VSIA опубликованы следующие основные документы.

По защите интеллектуальной собственности:

- Intellectual Property Protection White Paper: Schemes, Alternatives and Discussion;
- Intellectual Property Protection White Paper: The Value and Management of Intellectual Assets (IPPWP 2 1.0);
- Intellectual Property Protection Technical Measures and Best Practices for Securing Proprietary Information.

По определению состава и содержания необходимой документации передаваемой разработчиком СФ блоков потребителю:

- Analog/Mixed-Signal VSI Extension Specification (AMS 1 2.2);
- VSIA Deliverables Document;
- Virtual Component Transfer Specification (VCT 1 2.1);;
- Test Data Interchange Formats and Guidelines for VC Providers Specification (TST 1 1.1);

- Virtual Component Attributes (VCA) with Formats for Profiling, Selection and Transfer Standard.

По моделированию на разных уровнях и тестированию:

- Soft and Hard VC Structural, Performance and Physical Modeling Specification;

- VC/SoC Functional Verification Specification (VER 2 1.0);

- Test Access Architecture Standard (TST 2 1.0);

- System-Level Interface Behavioral Documentation Standard.

По маркировке:

- Virtual Component Identification Physical Tagging Standard;

- Virtual Component Identification Soft IP Tagging Standard (IPP 4 1.0).

По влиянию паразитных эффектов и взаимовлиянию элементов:

- Analog/Mixed-Signal Signal Integrity VSI Extension Specification;

- Signal Integrity Specification (IMP 1 2.0).

По организации унифицированных интерфейсов между блоками: *Virtual Component Interface Standard*.

По архитектуре шин: *On Chip Bus Attributes Specification*.

По оценке качества: *VSIA QIP Metric*.

В 2009 году IEEE утвердил стандарт IEEE 1685 (IP-ХАСТ) [39], описывающий схему использования расширенного языка разметки XML для документирования метаданных СФ-блоков, используемых в проектировании, разработке и верификации электронных систем и интерфейса прикладного программирования API для предоставления доступа к этим метаданным. Схема предоставляет стандартный метод документирования СФ-блоков, совместимый с технологиями автоматизированной интеграции СнК в рамках существующих САПР. API – это стандартный метод для связывания инструментов САПР в каркас системной разработки, представляющий более гибкую, оптимизированную среду разработки СнК. Инструменты, совместимые с этим стандартом, могут интерпретировать, конфигурировать и манипулировать СФ-блоками, совместимыми с предложенным описанием метаданных. Стандарт не

зависит от специфичных процессов проектирования и не покрывает поведенческие характеристики и внутренний функционал СФ-блоков.

Таким образом, стандарт IP-ХАСТ позволяет СФ-блокам быть взаимозаменяемыми и гарантирует совместимость СФ-блоков различных производителей. Он не заменяет языки, файлы или форматы, но позволяет пользователям использовать их таким образом, что результаты работы можно передавать различным группам, работающим над одним проектом. IP-ХАСТ позволяет обрабатывать СФ-блоки на инструментах САПР, на которых они ранее никогда не тестировались.

Стандартизированные формы IP-ХАСТ включают: компоненты, системы, шинные интерфейсы и соединения, абстракции этих шин, детали компонентов, включая адресные карты, регистры и описания полей, и описания наборов файлов для использования в автоматизированном проектировании, верификации, документации, потоки использования для электронных систем. В стандарт включен набор XML-схем и набор правил целостности семантики схем описания метаданных. Также предоставляется портируемый интерфейс генератора СнК.

В ФГУП НИИМА «Прогресс» (организация-член VSIA) был проведен анализ по составу и содержанию отечественных и зарубежных нормативных документов по разработке и применению СнК и СФ-блоков [40]. Поскольку до сих пор специализированных отечественных стандартов разработано не было, был создан ряд документов по этой тематике.

Ниже представлено краткое содержание основных документов.

1) Сложно-функциональные блоки. Общие требования к разработке (ШИЛГ 430 109 004 РМ). Документ содержит общие требования к порядку и техническим процедурам при разработках СФ-блоков. Представлены основные положения, которые должны быть отражены в техническом задании, именно для СФ-блоков, сверх обычных данных, указываемых в соответствии с существующими нормативными документами:

- тип представления СФ-блока;

- основные характеристики, тип логической библиотеки или технология изготовления;
- состав документации на СФ-блок при передаче потребителю и при открытых публикациях;
- методы проверки и производственного тестирования СФ-блока;
- методы проектирования и моделирования;
- мероприятия по защите интеллектуальной собственности.

3.5 Описание базы данных

Рассмотренные этапы маршрута проектирования СБИС обладают высокой степенью связности и информационной взаимозависимости. По этой причине для организации и эффективного управления процессом промышленного проектирования необходимо развитие и внедрение средств и систем управления проектными данными в рамках единого информационного пространства.

Основой единого информационного пространства (ЕИП), включающей в себя механизмы сбора, обработки, структуризации и анализа данных, является PDM-система. Такая система управления данными позволяет организовать управление проектированием изделия, его производством и другими процессами с точки зрения их информационной поддержки за счет консолидации информации всех используемых на предприятии прикладных автоматизированных систем и преобразования разрозненных данных в информационное обеспечение ЕИП. Результатом такого подхода является эффективное управление информацией за счет повышения доступности данных об изделии, интегрированных в единую информационную модель.

Для создания и управления базой данных был выбран программный продукт Microsoft SQL Server 2012. Данный программный продукт позволяет создать базу данных на удаленном компьютере, который будет работать в роли сервера. Также SQL Server обеспечивает множественный доступ к базе данных. Для данной базы данных выставлено до 600 одновременных подключений.

В данном программном продукте было создано 7 таблиц для полного ведения проектной документации и реализации дополнительного функционала.

Основной связывающей таблицы служит таблица 4 – «Проектируемое изделие», которая содержит краткую информацию об изделии.

Таблица 4 – Описание таблицы «Проектируемое изделие»

Проектируемое изделие	
Идентификатор	ID_Project
Наименование изделия	Project_Name
Проектная организация	Organization
Краткое описание изделия	DP_Descr
Стадия цикла проектирования изделия	DP_Stage
Дата начала работ по изделию	Data_start
Дата окончания работ по изделию	Data_close
Руководитель проекта	Ruk
Номер договора	Number_Dogovor
Платформа для разработки	plat

Таблица 5 – «Проектная организация» включает подробную информацию об организациях.

Таблица 5 – Описание таблицы «Проектная организация»

Проектная организация	
Идентификатор	DB_ID
Наименование	DB_Name
ИНН	DB_INN
КПП	DB_KPP
ОКПО	DB_OKPO
Расчетный счет	DB_Account
Банк	DB_Bank
БИК	DB_Bank_BIK

Продолжение таблицы 5

Проектная организация	
Корр. счет	DB_Bank_Account
Юридический адрес	DB_Addr_Legal
Фактический адрес	DB_Address_Phys
Телефон	DB_Phone
Факс	DB_Fax

Электронная почта	DB_Email
-------------------	----------

Таблица 6 – «Аппаратная платформа» служит для хранения информации об используемых платформах и последующем их выборе для какого либо проекта.

Таблица 6 – Описание таблицы «Аппаратная платформа»

Аппаратная платформа	
Идентификатор	HardP_ID
Полное наименование	HardP_Name
Производитель	HardP_Prod
Сайт производителя	HardP_Prod_Site
Серийный номер	HardP_Number_Ser
Инвентарный номер	HardP_Number_Invent
Дата ввода в эксплуатацию	HardP_Data_Begin
Дата окончания гарантии	HardP_Data_End
Целевая микросхема	HardP_Chip_Name
Семейство целевой микросхемы	HardP_Chip_Family
Производитель целевой микросхемы	HardP_Chip_Prod
Тип корпуса целевой микросхемы	HardP_Chip_Package

Таблица 7 – «Персонал» служит для хранения информации о пользователях и разграничении прав управления.

Таблица 7 – Описание таблицы «Персонал»

Персонал	
Идентификатор	Staff_ID
Фамилия	Staff_Surname
Имя	Staff_Name
Отчество	Staff_Name_Middle
Инициалы	Staff_Initials
ФИО полностью	Staff_Full_Name
Год рождения	Staff_Birth
Место работы	Staff_Work
Должность	Staff_Position

Продолжение таблицы 7

Персонал	
Ученое звание	Staff_Acad_Rank
Ученая степень	Staff_Acad_Degree
Специальность	Staff_Speciality
Личный логин для доступа к системе	login
Личный пароль для доступа к системе	password

Права доступа пользователя	prav
----------------------------	------

Таблица 8 – «База файлов» является ключевой, т. к. в данной таблице хранятся вся проектная документация с ее описанием. Большинство полей заполняется автоматически, исходя из информации в предыдущих таблицах.

Таблица 8 – Описание таблицы «База файлов»

База файлов	
Идентификатор	ID_FILE
Наименование проекта	Project_Name
Имя файла	File_Name
Стадия проекта	stage
Расширение файла	File_Extension
Размер файла	File_Size
Дата загрузки файла	File_Download
Дата изменения файла	File_izmen
Фамилия человека, который внес последние изменения	File_nameizmen
Тип файла	File_Type_DC
Наименования ПО редактора	Editor_Name
Версия ПО редактора	Editor_Ver
Наименования ПО симулятора	Sim_Name
Версия ПО симулятора	Sim_Ver
Права доступа пользователя	Descr_Lang
Язык описания	Hard_Platform
Блок верхнего уровня	File_Top_Block
Файл в бинарном виде	BINARY_FILE

Таблица 9 – «Программное обеспечение» служит для хранения информации о доступном ПО и для быстрого запуска выбранного ПО.

Таблица 9 – Описание таблицы «Программное обеспечение»

Программное обеспечение	
Идентификатор	SEditor_ID
Название	SEditor_Name

Продолжение таблицы 9

Программное обеспечение	
Разработчик	SEditor_Dev
Язык интерфейса	SEditor_Lang
Операционная система	SEditor_OS
Версия	SEditor_Version
Тип лицензии	SEditor_Lic_Type

Срок лицензии	SEditor_Lic_Date
Сайт разработчика	SEditor_Dev_Site
Создаваемые форматы файлов	SEditor_File_W
Читаемые форматы файлов	SEditor_File_R
Путь к экзешнику программы	Put_File
Тип ПО (Симулятор или редактор)	PO_Type

Таблица 10 – «Выбранное программное обеспечение» служит для привязки конкретного ПО к определенным стадиям определенного проекта. Как правило, руководитель проекта выбирает ПО в самом начале проектирования.

Таблица 10 – Описание таблицы «Выбранное программное обеспечение»

Выбранное программное обеспечение	
Идентификатор	ID
Название	SEditor_Name
Разработчик	SEditor_Dev
Наименование проекта	project
Версия	SEditor_Version
Путь к экзешнику программы	Put_File
Стадия проекта	stage

Составим ER-схему организации базы данных (Рисунок 2). На ER-схеме помечены точкой те поля, которые заполняются автоматически данными из других таблиц. Сущности ER-схемы:

- Organization (Организация). В роли первичного ключа сущности служит атрибут DB_Name (Название организации).

- Platform (Платформа). В роли первичного ключа сущности служит атрибут Hard_Name (Название платформы).

- Personal (Персонал). В роли первичного ключа сущности служит атрибут Staff_Surname (Фамилия работника).

- FILE_BASE (База файлов). Первичный ключ для данной сущности не потребовался, так как для связей используются ключи других сущностей.

- prog (Выбранное программное обеспечение). В роли первичного ключа сущности служит атрибут SEditor_Name (Название программы).

- PROGRAM (Программное обеспечение). В роли первичного ключа сущности служит атрибут SEditor_Name (Название программы).

- Project (Проект). В роли первичного ключа сущности служит атрибут Project_Name (Название проекта).

Связи ER-схемы:

- Сущность Organization (Организация) связана с сущностью Project (Проект) связью один-ко-многим, где сущность Project является родительской (один), а сущность Organization является дочерней (много).

- Сущность Platform (Платформа) связана с сущностью Project (Проект) связью один-ко-многим, где сущность Project является родительской (один), а сущность Platform является дочерней (много).

- Сущность Personal (Персонал) связана с сущностью Project (Проект) связью один-ко-многим, где сущность Project является родительской (один), а сущность Personal является дочерней (много).

- Сущность Personal (Персонал) связана с сущностью FILE_BASE (База файлов) связью один-ко-многим, где сущность FILE_BASE является родительской (один), а сущность Personal является дочерней (много).

- Сущность FILE_BASE (База файлов) связана с сущностью Project (Проект) связью один-ко-многим, где сущность Project является родительской (один), а сущность FILE_BASE является дочерней (много).

- Сущность prog (Выбранное программное обеспечение) связана с сущностью Project (Проект) связью один-ко-многим, где сущность Project является родительской (один), а сущность prog является дочерней (много).

- Сущность prog (Выбранное программное обеспечение) связана с сущностью PROGRAM (Программное обеспечение) связью много-ко-многим.

Была проведена нормализация базы данных до четвёртой нормальной формы. В таблицах каждый атрибут атомарен, функционально полностью зависит от первичного ключа, любой неключевой атрибут зависит только от первичного ключа, отсутствуют возможные ключи в таблицах помимо первичного ключа и отсутствуют нетривиальные многозначные зависимости.

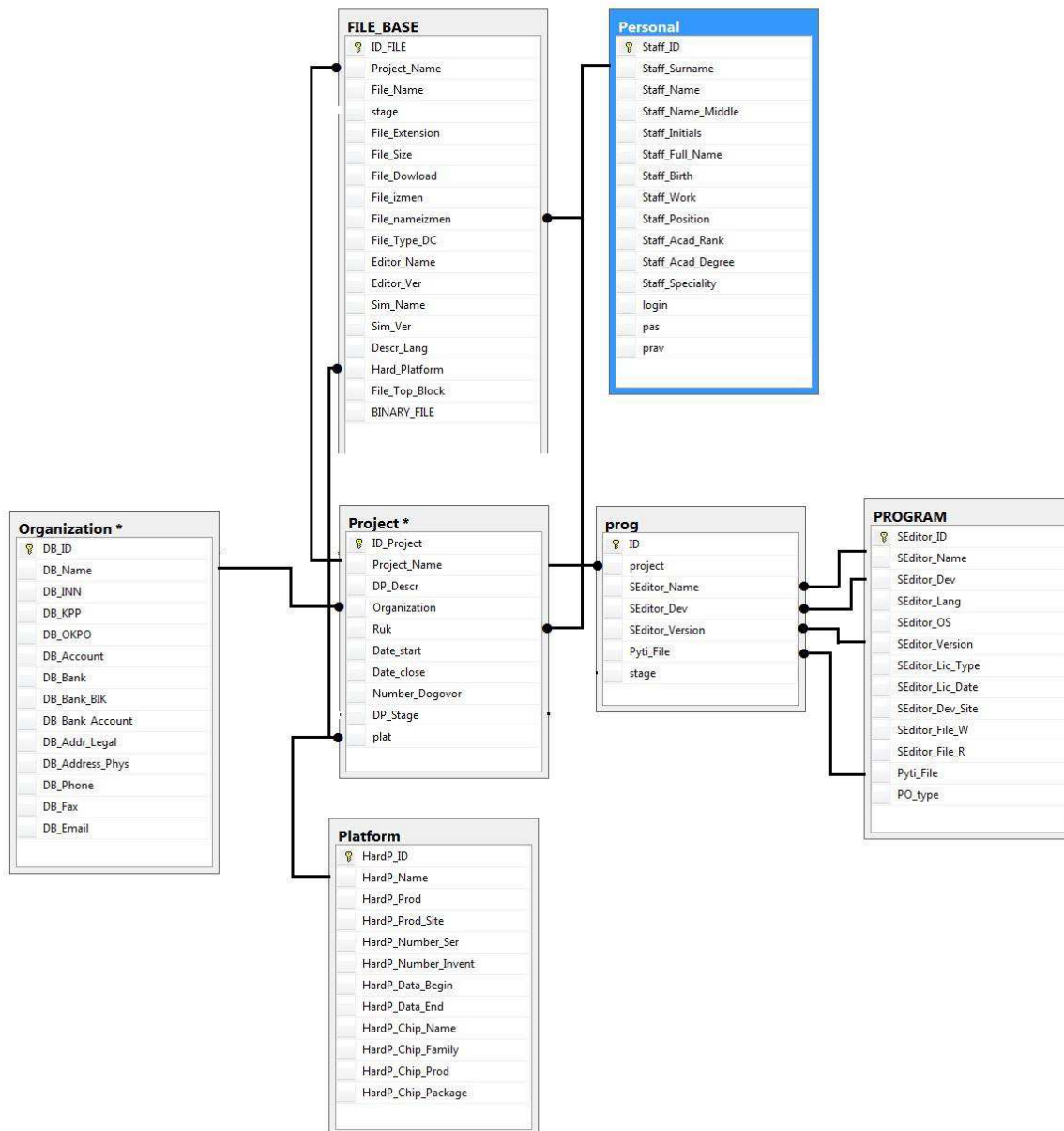


Рисунок 2 – ER-Схема организации базы данных

4 Информационная интеграция средств поддержки процесса проектирования

4.1 Конкретная реализация процесса проектирования с использованием аппаратных и программных средств

Рассмотрим последовательно все этапы цикла проектирования СБИС СнК и созданные документы на каждом этапе. На этапе системного проектирования разрабатывается поведенческая модель СнК и определяется состав СФ-блоков. Документы на данном этапе могут быть представлены различными форматами файлов, в частности, *.v* (*RTL*-описание на языке *Verilog HDL*), *.vhd* (*RTL*-описание на языке *VHDL*), *.csv* (текстовый формат представления табличных данных) и других.

Таблица 11 – Документы этапа системного проектирования

Порядковый номер	Тип документа	Статус документа
1	Техническое задание	Извне
2	Текстовое описание алгоритма	Создается
3	Блок-схема алгоритма	Создается
4	Математическая модель алгоритма	Создается
5	Поведенческая модель алгоритма	Создается / передается
6	Файлы тестового окружения поведенческой модели алгоритма	Создается
7	Структурная схема СнК	Создается / передается
8	Список используемых СФ-блоков	Создается / передается
9	Список покупных СФ-блоков	Создается / передается
10	Спецификация интерфейса	Создается / передается
11	Спецификации на разработку программного обеспечения	Создается / передается
12	Спецификации на разработку СФ-блоков	Создается / передается

На этапе функционального проектирования создается *RTL*-описание функциональной модели системы на языке описания аппаратуры (*VHDL*,

Verilog) и осуществляется верификация и функциональное тестирование схемотехнических решений СнК. Функциональная модель СнК реализуется либо на уровне крупных структурных блоков (*PMS-level*), либо на уровне регистров (*RTL-level*).

Таблица 12 – Документы этапа функционального проектирования

Порядковый номер	Тип документа	Статус документа
1	Поведенческая модель алгоритма	Извне
2	Структурная схема СнК	Извне
3	Список используемых СФ-блоков	Извне
4	Список покупных СФ-блоков	Извне
5	Спецификация интерфейса	Извне
6	Спецификации на разработку программного обеспечения	Извне
7	Спецификации на разработку СФ-блоков	Извне
8	Поведенческая <i>RTL</i> -модель СФ-блоков	Создается
9	Описание протоколов передачи информации	Создается
10	<i>RTL</i> -модель шинного интерфейса	Создается
11	Результаты расчета электрических параметров линий связи	Создается
12	Спецификация интерфейсов	Создается / передается
13	Описание архитектуры внешних интерфейсов	Создается
14	Результаты расчета электрических параметров линий связи с учетом влияния корпуса микросхемы	Создается
15	Системные ограничения	Создается / передается
16	Требования к обеспечению питания	Создается
17	Результаты оценки потребляемой мощности	Создается
18	Результаты оценки надежности СнК	Создается
19	<i>RTL</i> -описание СнК	Создается / передается
20	Файлы тестового окружения СнК	Создается / передается
21	Детальная спецификация СнК	Создается / передается

На этапе логического проектирования осуществляется описание схемы СнК для на вентиляном уровне, представляемое в форме списка соединений (*Netlist*), который является текстовой формой кодирования схемы.

Таблица 13 – Документы этапа логического проектирования

Порядковый номер	Тип документа	Статус документа
1	Детальная спецификация СнК	Извне
2	Спецификация интерфейсов	Извне
3	Системные ограничения	Извне
4	RTL-описание СнК	Извне
5	Файлы тестового окружения СнК	Извне
6	Стандартная библиотека производства	Извне
7	Результаты физической оптимизации	Создается
8	Результаты статического временного анализа	Создается
9	Результаты формальной верификации	Создается
10	Результаты моделирования списка соединений	Создается
11	Список соединений (<i>Netlist</i>)	Создается / передается
12	Предварительные параметры кристалла	Создается / передается
13	Предварительные характеристики СнК	Создается / передается
14	Описание временных ограничений	Создается / передается
15	Ограничения на расположение компонентов проекта	Создается / передается

На этапе топологического проектирования осуществляется переход от логического уровня проектирования к физической реализации с учетом влияния технологических ограничений и физических факторов.

Таблица 14 – Документы этапа топологического проектирования

Порядковый номер	Тип документа	Статус документа
1	Список соединений (<i>Netlist</i>)	Извне
2	Предварительные параметры кристалла	Извне
3	Предварительные характеристики СнК	Извне
4	Требования изготовителя	Извне
5	Описание временных ограничений	Извне
6	Ограничения на расположение компонентов проекта	Извне
7	Требования к геометрии кристалла	Извне
8	Требования к электрическим параметрам кристалла	Извне
9	Требования к электромагнитной совместимости	Извне
10	Результаты оптимизации модели сигнальных цепей	Создается
11	Результаты оптимизации списка соединений	Создается

12	Результаты оптимизации геометрии сигнальных цепей	Создается
13	Результаты анализа перекрестных помех СнК	Создается
14	Оценка параметров электропитания	Создается
15	Результаты оптимизации динамического потребления и токов утечки	Создается
16	Отчет по статическому и временному анализу	Создается

Продолжение таблицы 14

Порядковый номер	Тип документа	Статус документа
17	Файлы топологического проекта СнК	Создается / передается
18	Параметры и характеристики кристалла	Создается / передается

Этап верификации и подготовки к производству предназначен для осуществления окончательной проверки СнК на соответствие требованиям спецификаций, осуществления операций для подготовки к производству, разработки конструкторской и сопроводительной документации для передачи изготовителю.

Формальную верификацию проводят для того, чтобы проверить проект на соответствие требованиям спецификаций и принять решение о передаче информации для изготовления СнК на фабрику.

Финальное моделирование осуществляют с учетом временных задержек на линиях связи, взаимного влияния элементов, линий связи и других паразитных эффектов. На основе отчетов оценивают соответствие фактических параметров цепей заданным значениям, а также полноту и корректность заданных ограничений.

Таблица 15 – Документы этапа верификации и подготовки к производству

Порядковый номер	Тип документа	Статус документа
1	Техническое задание	Извне
2	Файлы топологического проекта СнК	Извне
3	Параметры и характеристики кристалла	Извне
4	Отчет о формальной верификации	Создается
5	Отчет о финальном моделировании	Создается
6	Отчет о физической верификации топологии (DRC & LVS)	Создается

7	Файлы топологии СнК	Создается / передается
8	Конструкторская документация на СнК	Создается / передается
9	Технологическая документация на СнК	Создается / передается
10	Сопроводительная документация на СнК	Создается / передается

4.2 Описание разработанных программных средств обеспечения интеграции

В ходе выпускной квалификационной работы были определены основные функциональные требования к прикладному программному обеспечению для информационной поддержки проектирования микроэлектронных изделий на основе СБИС. Логическая структура проекта программного обеспечения приведена в виде диаграммы классов на рисунке 3. Для создания и отслеживания изменения состояния проекта (ведения проекта) предназначена главная форма предлагаемого программного продукта. В данной форме сосредоточен весь вызов основных и дополнительных функций, в совокупности реализующих заданные требования к программному обеспечению. Для управления проектом и создания механизма разграничения доступа к проектным данным и некоторым функциям реализована иерархия прав доступа. Разделения функционала программного обеспечения показано на диаграмме вариантов использования (рисунок 4).

Роль администратора занимает руководитель проекта, который обладает функционалом по созданию и ведению проекта. Администратор проверяет наличие и правильность всех документов на всех стадиях, открывает переход на следующий этап и заполняет базу новыми данными, когда в этом возникает необходимость. Роль пользователя заключается в создании нужных конструкторских документов и загрузке их в базу данных для проверки. Также пользователю доступна функции запуска программ, с выбором из рекомендуемых руководителем для текущей стадии проектирования.

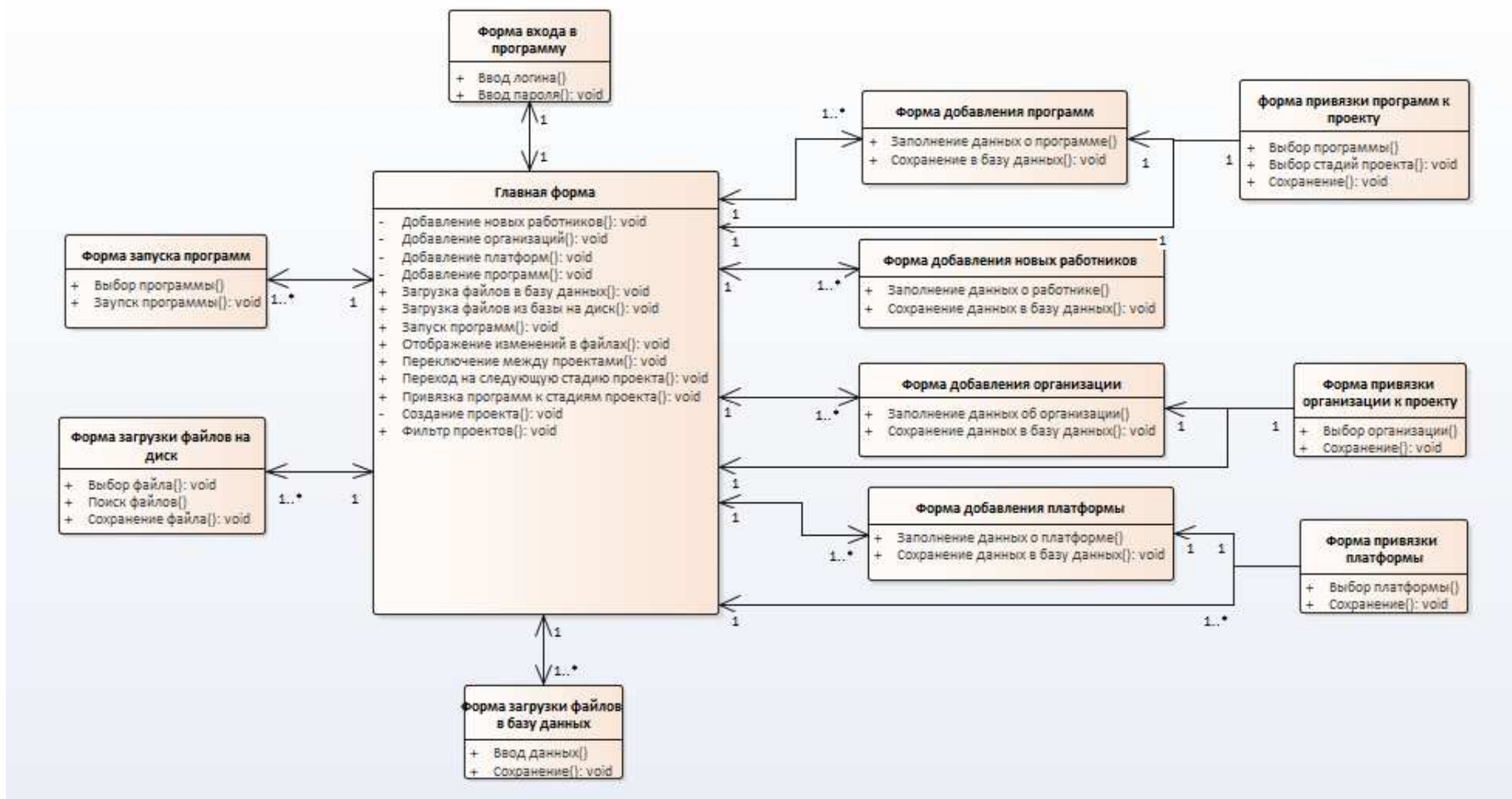


Рисунок 3 – Диаграмма классов

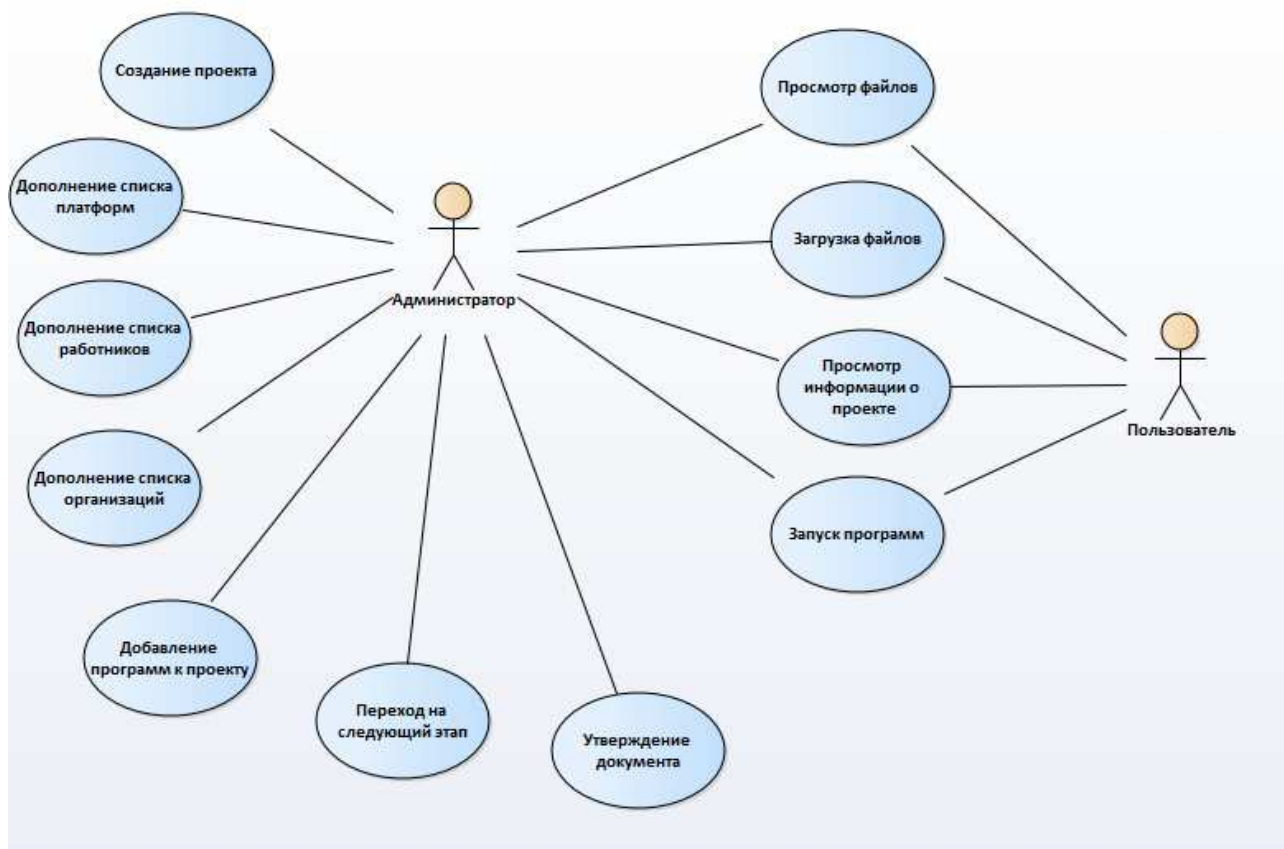


Рисунок 4 – Диаграмма вариантов использования

4.3 Демонстрация основных функциональных возможностей программы

Работа программного обеспечения начинается с авторизации пользователя (рисунок 5). У каждого пользователя в базе данных должен быть предусмотрен личный логин и пароль для входа в систему. Добавлять новых пользователей могут только администраторы. После успешной авторизации открывается доступ к главной форме (рисунок 6), в левой части которой отображается информация о проектах, а также реализован поиск проекта, переключение между проектами и удаления проекта. В правой части интерфейсного окна содержится информации о стадиях проектирования и возможность загрузки\выгрузки файлов и запуска программ. В нижней части отображается список последних изменённых файлов данного проекта.

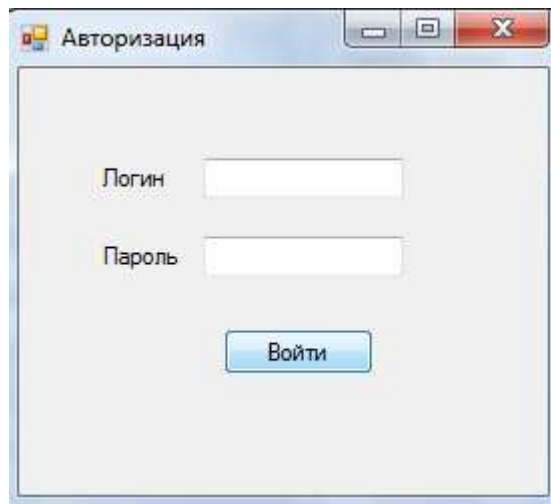


Рисунок 5 – Форма авторизации

Проектирование электронного устройства начинается с создания проекта. Но прежде чем создать проект следует добавить необходимую организацию и платформу, если таких организаций или платформ не существует в базе данных. Для добавления следует выбрать соответствующий пункт меню и заполнить необходимую информацию (рисунки 7, 8).

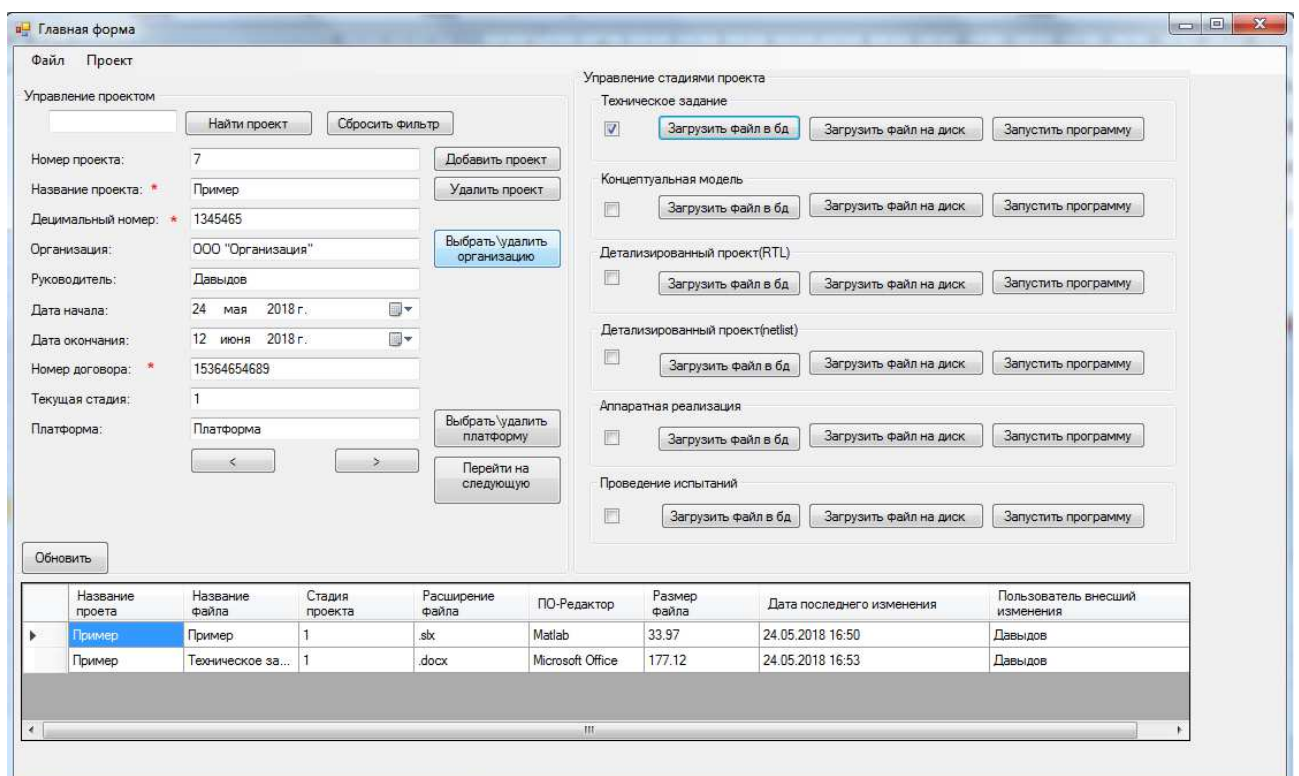


Рисунок 6 – Главная форма

Полное наименование:	Платформа	Сохранить
Производитель:	ООО "Платформа"	
Сайт производителя:	www.palt.ru	
Серийный номер:	1905145	
Инвентарный номер:	54564313	
Дата ввода в эксплуатацию:	21-05-2018	
Дата окончания гарантии:	21-05-2019	
Целевая микросхема:	KP2103	
Семейство целевой микросхемы:	ПБ1207	
Производитель целевой микросхемы:	Производитель	
Тип корпуса целевой микросхемы:	Закрытый	

Рисунок 7 – Форма добавления платформы

Наименование:	ООО "Организация"	Сохранить
ИНН:	7707602010	
КПП:	366401001	
ОКПО:	79271669	
Расчетный счет:	40702810038210100536	
Банк:	ПАО Сбербанк, г. Москва	
БИК:	044525225	
Корр. счет:	30101810400000000225	
Юридический адрес:	ярск, пр-т Metallургов, 2 «И»	
Фактический адрес:	ярск, пр-т Metallургов, 2 «И»	
Телефон:	8 (391) 205-22-00, 205-23-00	
Факс:	41229170040	
Электронная почта:	krasnoyarsk@technoavia.ru	

Рисунок 8 – Добавления организации

Далее для создания проекта выбирается соответствующий пункт меню и заполняются необходимые данные. Недобходимые поля для ручного заполнения отмечены красной звездочкой. Для привязки к проекту, выбора платформы и организации необходимо вызвать соответствующие формы. Для вызова служат кнопки, расположенные напротив нужных полей. Пример форм выбора показан на рисунках 9–10. На данных формах также присутствует поиск по имени платформы\организации и возможность удаления выбранного элемента.

	Название организации	ИНН	КПП	ОКПО	Расчетный счет	Банк
▶	ООО "Организа...	7707602010	366401001	79271669	4070281003821...	ПАО С

Рисунок 9 – Форма привязки организации к проекту

	Полное наименование	Производитель	Сайт производителя	Серийный номер	Инвентарный номер	Да
▶	Платформа	ООО "Платфор...	www.palt.ru	1905145	54564313	21-0

Рисунок 10 – Форма привязки платформы к проекту

Затем привязываются рекомендуемые программы к стадиям проекта. Если необходимо добавить к базе новую программу, то выбирается соответствующий пункт меню и заполняются данные (рисунок 11). После заполнения данных и нажатия кнопки «сохранить» необходимо указать путь к файлу программы. Также чтобы не было разногласий в путях запуска, необходимо устанавливать ПО на всех компьютерах с одинаковым или дефолтным путем установки. Далее выбирается пункт для привязки ПО к стадиям проекта. Затем из списка доступных программ выбираются необходимые (рисунок 12).

Рисунок 11 – Форма добавления программ

	Название ПО	Разработчик ПО	Язык интерфейса	Операционная система	Версия ПО	Тип ПО	Ранг ПО
▶	Matlab	The MathWorks	GUI	Unix, Linux, OS X...	2018a	редактор	С:\P

Рисунок 12 – Форма привязки программ к проекту

Также на данной форме реализован поиск по названию ПО, возможность запуска выбранного ПО и удаления ПО из базы данных.

После добавления можно запускать выбранные программы в стадиях проекта (рисунок 13).

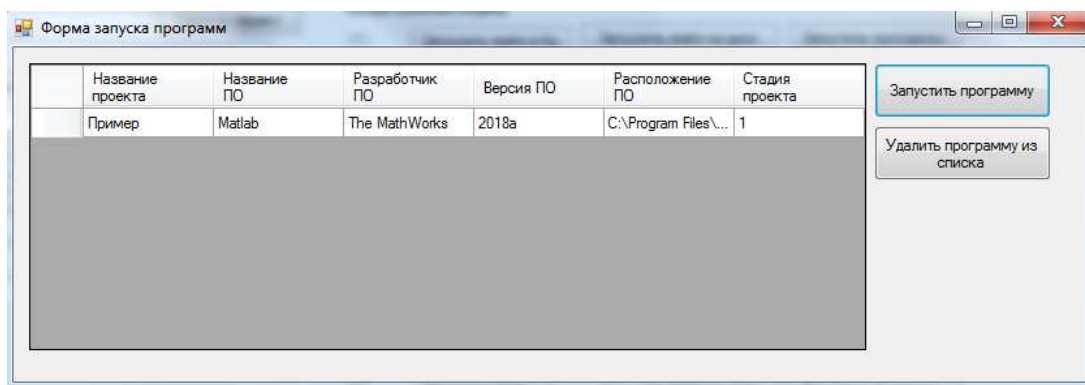


Рисунок 13 – Форма запуска программ

Основная функция разработанного программного обеспечения заключается в организации и хранении документации проекта. Загрузка документа к соответствующей стадии проекта осуществляется управляющими кнопками в правой части главной формы, после активации которых открывается форма для заполнения данных и выбора файла для загрузки (рисунок 14).

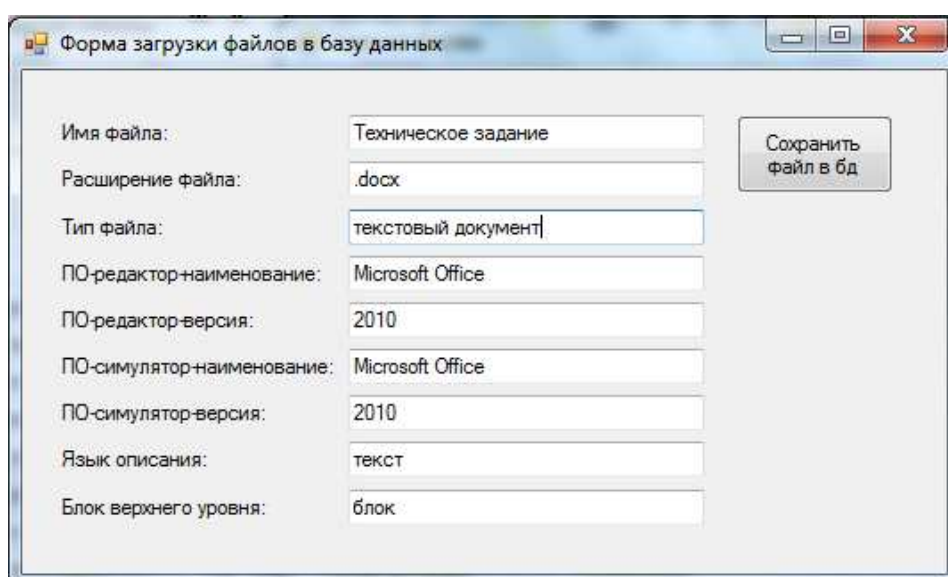


Рисунок 14 – Форма загрузки файлов в базу данных

После загрузки необходимых файлов в систему, администратор проверяет наличие и правильность всех файлов, зайдя в режим просмотра и скачивания файлов на диск (рисунок 15). На данной форме можно изменять, удалять или скачивать выбранный файл на диск.

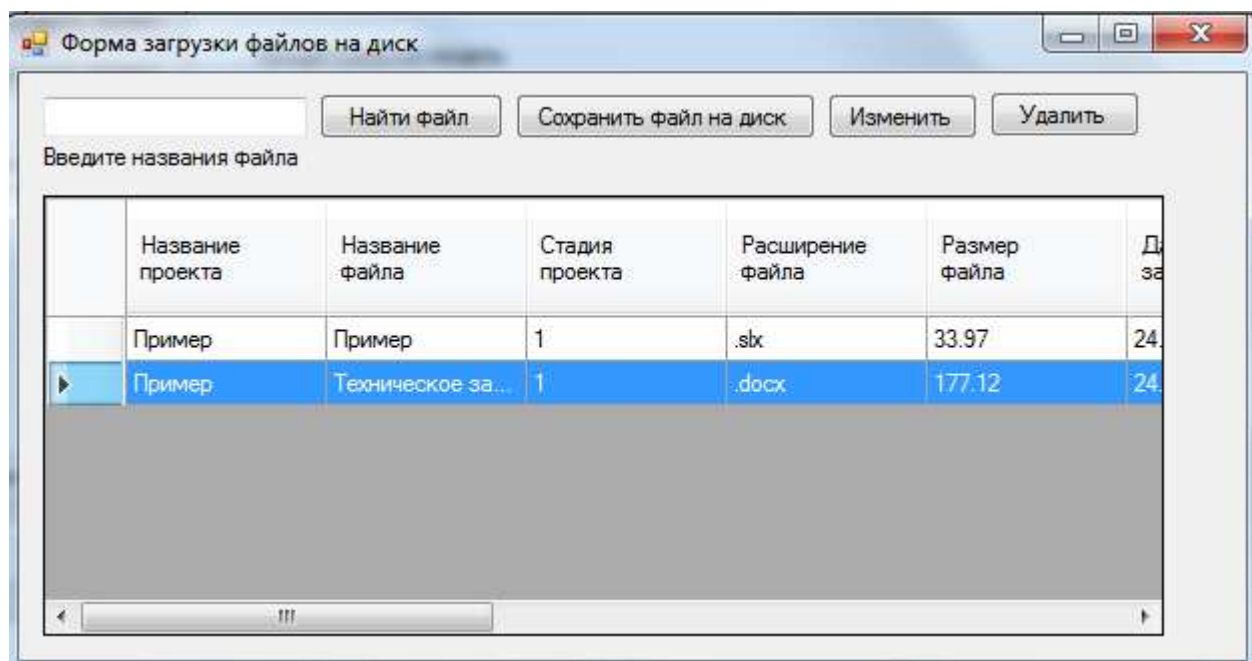


Рисунок 15 – Форма загрузки файлов на диск

После того как администратор убедился в правильности всех файлов, он может принять решения о переходе на следующую стадию. Аналогично проходят все остальные стадии проектирования. После того как все стадии были пройдены, сравнивается полученный результат испытаний и проектирования с заявленными требованиями. Также в расчет входит экономическая целесообразность проекта. На основе этих выводов решается нужно ли что-то менять в проекте или нет. Если проект удовлетворяет всех критериям, то проект завершается. Если нет, то цикл проектирования повторяется еще раз.

ЗАКЛЮЧЕНИЕ

В ходе выполнения выпускной квалификационной работы был проведен анализ предметной области, связанной с разработкой радиоэлектронной аппаратуры, интегральных схем и устройств на их основе. Подробно рассмотрены этапы проектирования интегральных схем различных видов и особенности подготовки конструкторской документации на каждом из этапов, а также и программные и аппаратные средства поддержки проектирования. Отдельно следует отметить анализ средств и систем электронного конструкторского документооборота, регламентирующих документов и организационных аспектов функционирования подобных систем.

Исходя из сформулированной цели и поставленных задач, проведена разработка базы данных, обеспечивающей полный функционал для информационной поддержки процесса проектирования радиоэлектронной аппаратуры и/или изделий. Для этого спроектирована ER-модель, описывающая взаимосвязь таблиц базы данных. Была проведена нормализация базы данных до четвертой нормальной формы. База данных была размещена на сервере для предоставления удаленных и локальных подключений, а также многоканального доступа к данным.

Разработка программного продукта для организации процесса проектирования проведена с применением клиент-серверной архитектуры, в рамках которой, база данных была размещена на сервере для предоставления удаленных и локальных подключений, а также многоканального доступа к данным. При проектировании приложения клиент-сервер были построены диаграммы классов и взаимодействия, описывающие основные функциональные требования. Исходя из выявленных и формализованных требований, было разработано приложение, которое включает в себя весь заявленный функционал по работе с базой данных.

Данное приложение позволяет реализовать информационную поддержку при проектировании радиоэлектронной аппаратуры и/или изделий, вести

протоколирование и архивирование результатов исследований изделий, организовывать процесс разработки новых или модернизации существующих изделий, контролировать исполнение работ по заданным сферам ответственности и т. д.

СПИСОК ИСПОЛЬЗОВАННЫХ ИСТОЧНИКОВ

1 Аппаратно-программное проектирование сложных функциональных блоков с использованием систем на кристалле [Электронный ресурс]. - Режим доступа: <https://cyberleninka.ru/article/v/apparatno-programmnoe-proektirovanie-slozhnyh-funktsionalnyh-blokov-s-ispolzovaniem-sistem-na-kristalle>.

2 ГОСТ 19.101-77 Единая система программной документации (ЕСПД). Виды программ и программных документов (с Изменением N 1) [Электронный ресурс]. - Режим доступа: <http://docs.cntd.ru/document/1200007627>.

3 Базовые матричные кристаллы и матричные БИС/ В.Г.Домрачев, П. П. Мальцев, И. В. Новаченко, С. Н. Понамарев. – Москва: Энергоатомиздат, 1992-228 с.

4 Проектирование СБИС. Стили и Этапы проекта [Электронный ресурс]. - Режим доступа: https://www.kit-e.ru/assets/files/pdf/2003_04_144.pdf.

5 Маршруты проектирования СБИС [Электронный ресурс]. - Режим доступа: http://life-prog.ru/2_71194_marshruti-proektirovaniya-sbis.html.

6 Проектирование СБИС типа «Система на кристалле» [Электронный ресурс]. - Режим доступа: <http://www.russianelectronics.ru/leader-r/review/2189/doc/40279/>.

7 Основы САПР [Электронный ресурс]. - Режим доступа: http://bigor.bmstu.ru/?cnt/?doc=140_CADedu/CAD.cou.

8 Разработка структуры информационной системы поддержки проектирования сверхбольших интегральных схем класса «Система на кристалле» с использованием предметно-ориентированных онтологий [Электронный ресурс]. - Режим доступа: <http://elib.sfu-kras.ru/handle/2311/28087>.

9 Информационные системы: Методы и средства проектирования [Электронный ресурс]. - Режим доступа: <https://cyberleninka.ru/article/v/informatsionnye-sistemy-metody-i-sredstva-proektirovaniya>.

10 ГОСТ Р ИСО 15489-1-2007 СИБИБД. Управление документами. Общие требования [Электронный ресурс]. - Режим доступа: <http://docs.cntd.ru/document/1200049980>.

11 ГОСТ 2.503-2013 Единая система конструкторской документации (ЕСКД). Правила внесения изменений (с Поправкой) [Электронный ресурс]. - Режим доступа: <http://docs.cntd.ru/document/1200106868>.

12 Платформа PXI [Электронный ресурс]. - Режим доступа: <http://engineering-solutions.ru/products/pxi/>.

13 Автоматизированное проектирование средств и систем управления [Электронный ресурс]. - Режим доступа: http://files.lib.sfu-kras.ru/ebibl/umkd/1604/u_lecture.pdf.

14 Система автоматизированного проектирования [Электронный ресурс]. - Режим доступа: https://ru.wikipedia.org/wiki/Система_автоматизированного_проектирования.

15 MATLAB [Электронный ресурс]. - Режим доступа: <https://ru.wikipedia.org/wiki/MATLAB>.

16 Scilab [Электронный ресурс]. - Режим доступа: <https://ru.wikipedia.org/wiki/Scilab>.

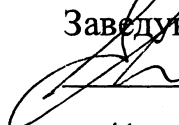
17 «Системы на кристалле. Зачем и почему?!» [Электронный ресурс]. - Режим доступа: <http://coin-crypto.ru/asic/1903>.

Федеральное государственное автономное
образовательное учреждение
высшего образования
«СИБИРСКИЙ ФЕДЕРАЛЬНЫЙ УНИВЕРСИТЕТ»

Институт космических и информационных технологий
Кафедра «Системы автоматики, автоматизированное управление и
проектирование»

УТВЕРЖДАЮ

Заведующий кафедрой


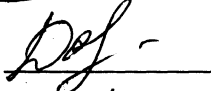
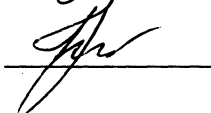
 С.В. Ченцов

« 16 » 06 2018 г.

БАКАЛАВРСКАЯ РАБОТА

27.03.04 «Управление в технических системах»

**РАЗРАБОТКА АВТОМАТИЗИРОВАННОЙ ИНФОРМАЦИОННОЙ
СИСТЕМЫ УПРАВЛЕНИЯ ПРОЦЕССАМИ ПРОЕКТИРОВАНИЯ
РАДИОЭЛЕКТРОННОЙ АППАРАТУРЫ**

Руководитель		14.06.2018 г.	доцент, канд. техн. наук Д.В.Капулин
Выпускник		14.06.2018 г.	В.В.Давыдов
Нормоконтролер		14.06.2018 г.	Т.А. Грудинова

Красноярск 2018